

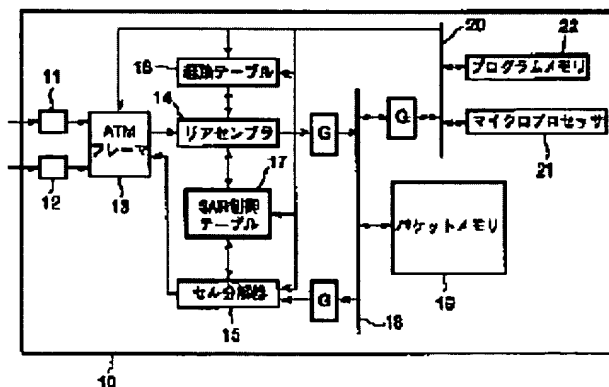
NETWORK REPEATER SYSTEM

Patent number: JP9098189
Publication date: 1997-04-08
Inventor: TOBE YOSHITO; SHIMOO MANABU; YAMAGUCHI KATSUHIKO; GOTO TATSUYOSHI
Applicant: TOKYO SHIBAURA ELECTRIC CO
Classification:
 - international: H04L12/66; H04L12/46; H04L12/28; H04Q3/00
 - european:
Application number: JP19950254217 19950929
Priority number(s): JP19950254217 19950929

[Report a data error here](#)

Abstract of JP9098189

PROBLEM TO BE SOLVED: To provide a high-speed routing function by recognizing the next cell as a leading cell when the end cell of a packet is detected, and retrieving information required for repetition from a route table corresponding to the destination address of header. **SOLUTION:** An ATM router 10 to perform transmission/reception in asynchronous transfer modes is provided with a reception port 11 and a transmission port 12, the disassembly/assembly of the packet is performed in the form of an ALL 5, and the packet is forwarded between ATM ports. An ATM framer 13 detects the end cell of the packet for each VCC and recognizes the next cell of the end cell as the leading cell. A reassembler 14 extracts a network layer protocol header from the leading cell and starts access to a route table 16 at such a time point and before all the cells belonging to the packet arrive, a transmission VPI/VC1 extracted from the route table 16 with the destination IP address as a key is written in a reception descriptor inside an SAR control table 17.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-98189

(43)公開日 平成9年(1997)4月8日

(51)Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/66		9466-5K	H 0 4 L 11/20	B
12/46			H 0 4 Q 3/00	
12/28			H 0 4 L 11/00	3 1 0 C
H 0 4 Q 3/00		9466-5K	11/20	D

審査請求 未請求 請求項の数12 O L (全 24 頁)

(21)出願番号 特願平7-254217

(22)出願日 平成7年(1995)9月29日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 戸辺 義人

東京都府中市東芝町1番地 株式会社東芝
府中工場内

(72)発明者 下尾 学

東京都府中市東芝町1番地 株式会社東芝
府中工場内

(72)発明者 山口 克彦

東京都府中市東芝町1番地 株式会社東芝
府中工場内

(74)代理人 弁理士 鈴江 武彦

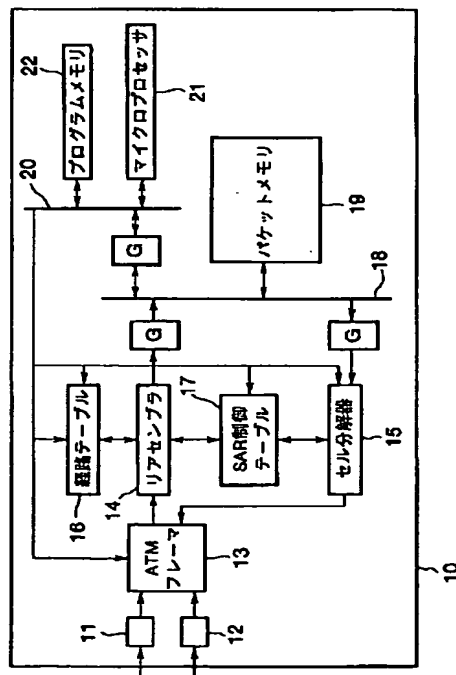
最終頁に続く

(54)【発明の名称】 ネットワーク中継装置

(57)【要約】

【課題】 高速なルーティング機能、特に遅延の小さいフォワーディング機能を実現すること。

【解決手段】 非同期転送モードで送受信するATMポートが少なくとも各々1ポートあり、ALL 5形式でパケットの分解・組立を行ってATMポート間でパケットのフォワードを行うネットワーク中継装置であり、VCC毎にパケットの終了セルを検出し、終了セルの次のセルを先頭セルとして先頭セルからネットワーク層プロトコルヘッダを抽出し、1つのパケットに属する全てのセルが到着する前に、該ヘッダ部分の宛先アドレスから中継に必要な情報を経路テーブルから検索しておくようにしている。



【特許請求の範囲】

【請求項1】非同期転送モードで送受信するATMポートが少なくとも各々1ポートあり、AAL5形式でパケットの分解・組立を行ってATMポート間でパケットのフォワードを行うネットワーク中継装置において、VCC (Virtual Channel Connection) 毎にパケットの終了セルを検出し、終了セルの次のセルを先頭セルとして先頭セルからネットワーク層プロトコルヘッダを抽出し、1つのパケットに属する全てのセルが到着するのを待たずに、該ヘッダ部分の宛先アドレスに基づいて中継に必要な情報を経路テーブルから検索しておくことを特徴とするネットワーク中継装置。

【請求項2】所定のデータ単位で送受信する送受信ポートが複数ポートあり、複数のポート間でネットワーク層情報に基づき中継処理を行うネットワーク中継装置において、データ単位を受信した送受信ポートからそれ以外の送受信ポートへデータ単位のままブロードキャストし、該データ単位を受け取った送受信ポートが中継情報の登録されている経路テーブルにアクセスして自ポートからデータ単位を送信するかどうかの判断を行うことを特徴とするネットワーク中継装置。

【請求項3】非同期転送モードで送受信するATMポートが少なくとも1ポート、パケット形式で送受信する送受信ポートが少なくとも1ポートあり、AAL5形式でデータリンクフレームのフォワードを行うネットワーク中継装置において、

ATMポートでVCC (Virtual Channel Connection) 毎にフレームの終了セルを検出し、終了セルの次のセルを先頭セルとして先頭セルからMAC (Media Access Control) ヘッダを抜き出し、1フレームに属する全てのセルが到着するのを待たずに、該ヘッダ部分の宛先アドレスに基づいて中継に必要な情報を経路テーブルから検索しておくことを特徴とするネットワーク中継装置。

【請求項4】非同期転送モードで送受信するATMポートが少なくとも各々1ポートあり、AAL5形式でパケットの分解・組立を行ってATMポート間でパケットのフォワードを行うネットワーク中継装置において、VCC (Virtual Channel Connection) 毎にパケットの終了セルを検出し、終了セルの次のセルを先頭セルとして先頭セルからネットワーク層プロトコルヘッダを抽出し、1つのパケットに属する全てのセルが到着するのを待たずに、該ヘッダ部分の宛先アドレスに基づいて中継に必要な宛先情報を経路テーブルから検索し、宛先情報を取得した後は到着したセルの受信データを前記宛先情報を参照して送信を開始することを特徴とするネットワーク中継装置。

【請求項5】請求項4記載のネットワーク中継装置において、受信セルに設定されているネットワーク層プロトコルヘ

ッダを書き換え、その書き換え結果を反映させたCRC (Cyclic Redundancy Check) 値を同パケットの終了セルの受信データに付加することを特徴とするネットワーク中継装置。

【請求項6】AAL5形式でパケットをセルに分解してATMポートへ送出する通信装置において、1パケット分のデータブロックがすべて揃う前にセル分解を開始するようにしたことを特徴とする通信装置。

【請求項7】請求項4又は請求項5記載のネットワーク中継装置において、先頭セルのネットワーク層プロトコルヘッダから宛先ネットワーク層アドレスを識別し、宛先ネットワーク層アドレスと複数のVPI/VCIとの対応を予め定めた対応表を参照して、前記識別した宛先ネットワーク層アドレスに対応する複数のVPI/VCIを求め、1パケットのセルが全て到着するのを待たずに到着しているセルの受信データをセル分解して前記求めた複数のVPI/VCIが示す各VCCにマルチキャストすることを特徴とするネットワーク中継装置。

【請求項8】請求項1～請求項5、又は請求項7のいずれか1項に記載のネットワーク中継装置において、ネットワーク層より上位層の処理を行うか否かの識別子をネットワーク層ヘッダ部分の宛先アドレスに対応させて前記経路テーブルに設定し、前記宛先アドレスに基づいて前記経路テーブルにアクセスしたとき上位層の処理を行う識別子が設定されていれば受信データをマイクロプロセッサでフォワード処理することを特徴とするネットワーク中継装置。

【請求項9】ネットワーク層情報によりパケットの交換を行うネットワーク中継装置において、受信パケットのネットワーク層情報からソースアドレス及び付帯識別子と宛先アドレスを認識し、ソースアドレス及び付帯識別子に基づく宛先情報の検索と宛先アドレスに基づく宛先情報の検索とを並列して行うことを特徴とするネットワーク中継装置。

【請求項10】請求項9記載のネットワーク中継装置において、ソースアドレスと付帯識別子とから宛先情報を対応づけるテーブルに、ネットワーク層の上位層情報を記しておき、受信パケットから得られた上位層情報と前記テーブル内の上位層情報とが一致しない場合に、該テーブル内の付帯識別子が古くなったものとみなし、該ソースアドレスと付帯識別子とからなるエントリを削除することを特徴とするネットワーク中継装置。

【請求項11】ネットワーク層情報によりパケットの交換を行うネットワーク中継装置において、宛先情報を検索するための検索テーブルとして高速テーブルと低速テーブルの2種類を設け、高速テーブルはエントリ数が少ないが検索時間を保証するものとし、低速テーブルはエントリ数が大きいが検索時間を保証しない

ものとし、該高速テーブルおよび該低速テーブルの両者の検索が行えるようにしたことを特徴とするネットワーク中継装置。

【請求項12】請求項11記載のネットワーク中継装置において、

R S V P (Resource Reservation Setup Protocol) 等の制御プロトコルにより短い遅延を保証するエントリを高速テーブル内に設け、該エントリがオーバーフローしたときは、新たな遅延保証要求を拒絶することを特徴とするネットワーク中継装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、計算機ネットワークで用いられるネットワーク中継装置に関する。

【0002】

【従来の技術】以下、ネットワーク中継装置の一つとしてATMルータを例に説明する。

【0003】図32は、ATMルータの構成例を示している。

【0004】このATMルータ1は4つのATM入出力ポート(P1, P2, P3, P4)を備えている。これらATM入出力ポートの接続されたバケットメモリバス2に対してバケットメモリ3及びマイクロプロセッサ4が接続され、さらにマイクロプロセッサ4がプログラムメモリ5及び経路テーブル6に対してローカルバス7を介してアクセスできるように構成されている。

【0005】マイクロプロセッサ4は、プログラムメモリ5に格納されている実行ソフトウェアに基づいて動作し、経路テーブル6に格納されているルーティングテーブル等の各種テーブルデータを参照することによりルーティング動作の一部を実行する。

【0006】各ATM入出力ポートは、ATMフレーム8、バケット組立部9、セル分解部10とから構成されている。バケットのセルへの分解方式は最も一般的なAAL5を用いるものとする。ATMフレーム8においては、ATMセルがSDH(Synchronous Digital Hierarchy)フレームに挿入されたり、逆にSDHフレームからATMセルが抽出されたりする。

【0007】ルーティング動作について説明する。ここでは、ATM入出力ポートP1からATM入出力ポートP2向けのバケットが、複数のATMセルに分解されて到着する場合を想定する。

【0008】ATM入出力ポートP1では、ATMフレーム8が該ポートP1のライン入力部P1-rで受信された信号からATMセルを抽出し、バケット組立部9が該ATMセルヘッダからVPI/VCIを判別してVPI/VCI毎にバケットメモリ3内にバケットを組み上げていく。

【0009】複数セルに分解されて送られてきた1バケットの最後のATMセルを受信したところで1バケット

分のデータ(ATMセル)が揃ったことになる。1バケットの最後のATMセルはATMセルヘッダのペイロード・タイプ内の1ビットで識別される。

【0010】バケット組立部9は、1バケット分のデータが揃ったら、該バケットのバケットデータの長さとしてLengthとの照合およびCRC-32の検査を行うと共にマイクロプロセッサ4に対して「バケット受信完了」割り込みをかける。また、照合および検査の結果をバケットメモリ3内にステータスとして記録する。

【0011】マイクロプロセッサ4は、バケット受信完了割り込みを受けると、ステータスが異常を示しているときには該バケットを廃棄し、正常を示しているときにルーティング処理に入る。ルーティング処理では、バケットのヘッダ解析を行い、宛先アドレスからフォワードすべきポート番号、新たなポートに出力するときのVPI/VCI値を決定する。これは、経路テーブル6のルーティングテーブルおよび付随情報のテーブルを検索することにより行われる。

【0012】例えば、出力ポートがP2であると決定されたとする。この場合、マイクロプロセッサ4はポートP2のセル分解部10にVPI/VCI値の設定してセル分解動作の起動をかける。出力ポートとなるポートP2のセル分解部10は、バケットメモリ3からバケットデータを読み出し、ATMセルに分解してATMフレーム8に渡す。そしてATMフレーム8からATM出力ラインP2-tへとデータが送出される。

【0013】図33は受信から送信までの流れを示す図である。

【0014】同図に示すように、1バケット分の全てのセルを受信してから受信割り込みが入る。そこからルーティング処理に入り時間Aの経過後に送信設定が完了する。そして全てのセルデータをポートP2から送信完了するまでには時間Bを要している。すなわち、時間BがATMルータにおける遅延時間となる。

【0015】

【発明が解決しようとする課題】このように、従来のATMルータでは、一つのバケットに属するセルがすべて到着してからフォワード処理を開始するために遅延が大きくなったり、スループット(ATMルータにおけるマイクロプロセッサの処理時間)が低下してしまうという問題があった。

【0016】本発明は、以上のような実情に鑑みてなされたもので、高速なルーティング機能、特に遅延の小さいフォワーディング機能を実現できるネットワーク中継装置を提供することを目的とする。

【0017】

【課題を解決するための手段】本発明は、上記目的を達成するために以下のような手段を講じた。

【0018】請求項1に対応する本発明は、非同期転送モードで送受信するATMポートが少なくとも各々1ポ

ートあり、A L L 5 形式でパケットの分解・組立を行って A T M ポート間でパケットのフォワードを行うネットワーク中継装置において、V C C (Virtual Channel Connection) 毎にパケットの終了セルを検出し、終了セルの次のセルを先頭セルとして先頭セルからネットワーク層プロトコルヘッダを抽出し、1つのパケットに属する全てのセルが到着するのを待たずに、該ヘッダ部分の宛先アドレスに基づいて中継に必要な情報を経路テーブルから検索しておくようにした。

【0019】本発明のネットワーク中継装置によれば、V C C 毎にパケットの終了セルが検出され、終了セルの次のセルが先頭セルと判断される。先頭セルに含まれているネットワーク層プロトコルヘッダが抜き出されて該ヘッダ部分の宛先アドレスからフォワードに必要な情報が検索される。したがって、1つのパケットの先頭セルが認識された時点から中継に必要なフォワーディング情報の検索が開始されるので、全てのセルが揃ってからフォワーディング情報の検索を開始していた従来形式に比べて、中継装置での遅延時間を短縮できるものとなる。

【0020】請求項2に対応する本発明は、所定のデータ単位で送受信する送受信ポートが複数ポートあり、複数のポート間でネットワーク層情報に基づき中継処理を行うネットワーク中継装置において、データ単位を受信した送受信ポートからそれ以外の送受信ポートへデータ単位のままブロードキャストし、該データ単位を受け取った送受信ポートが中継情報の登録されている経路テーブルにアクセスして自ポートからデータ単位を送信するかどうかの判断を行うようにした。

【0021】本発明のネットワーク中継装置によれば、あるポートでセルが受信されると、セルを受信したポートからそれ以外のポートへセルが渡され、セルが渡された各ポートにおいて同一の経路テーブルにアクセスしてセルを送信するかどうかの判断が実施される。

【0022】請求項3に対応する本発明は、非同期転送モードで送受信する A T M ポートが少なくとも1ポート、パケット形式で送受信する送受信ポートが少なくとも1ポートあり、A A L 5 形式でデータリンクフレームのフォワードを行うネットワーク中継装置において、A T M ポートで V C C (Virtual Channel Connection) 毎にフレームの終了セルを検出し、終了セルの次のセルを先頭セルとして先頭セルから M A C (Media Access Control) ヘッダを抜き出し、1フレームに属する全てのセルが到着するのを待たずに、該ヘッダ部分の宛先アドレスに基づいて中継に必要な情報を経路テーブルから検索しておくようにした。

【0023】本発明のネットワーク中継装置によれば、V C C 毎にパケットの終了セルが検出され、先頭セルから M A C ヘッダが抜き出され、1フレームに属する全てのセルが到着する前に、該ヘッダ部分の宛先アドレスからフォワードに必要な情報の検索が開始される。

【0024】請求項4に対応する本発明は、非同期転送モードで送受信する A T M ポートが少なくとも各々1ポートあり、A L L 5 形式でパケットの分解・組立を行って A T M ポート間でパケットのフォワードを行うネットワーク中継装置において、V C C (Virtual Channel Connection) 毎にパケットの終了セルを検出し、終了セルの次のセルを先頭セルとして先頭セルからネットワーク層プロトコルヘッダを抽出し、1つのパケットに属する全てのセルが到着するのを待たずに、該ヘッダ部分の宛先アドレスに基づいて中継に必要な宛先情報を経路テーブルから検索し、宛先情報を取得した後は到着したセルの受信データを前記宛先情報を参照して送信を開始するようにした。

【0025】本発明のネットワーク中継装置によれば、V C C 毎にパケットの終了セルが検出され、先頭セルからネットワーク層プロトコルヘッダが抜き出され、全セルが到着する前に該ヘッダ部分の宛先アドレスからフォワードに必要な情報の検索が開始される。宛先情報が判明すると、そこから受信セルの受信データの送信が開始される。

【0026】請求項5に対応する本発明は、請求項4記載のネットワーク中継装置において、受信セルに設定されているネットワーク層プロトコルヘッダを書き換え、その書き換え結果を反映させた C R C (Cyclic Redundancy Check) 値を同パケットの終了セルの受信データに付加するようにした。

【0027】本発明によれば、ネットワーク層ヘッダ情報が書き換えられ、その書き換え後のパケットについて新たに生成した C R C 値が受信データに付加される。したがって、当該受信データを他の中継装置などへ転送した場合に転送先の中継装置などにおいて正確に C R C 検査ができるものとなる。

【0028】請求項6に対応する本発明は、A A L 5 形式でパケットをセルに分解して A T M ポートへ送出する通信装置において、1パケット分のデータブロックがすべて揃う前にセル分解を開始するようにした。

【0029】本発明の通信装置によれば、A A L 5 形式でパケットを分解して A T M ポートへ送出する際に、パケットがすべて揃う前にセル分解を始めるので遅延の小さいフォワーディングが可能となる。

【0030】請求項7に対応する本発明は、請求項4又は請求項5記載のネットワーク中継装置において、先頭セルのネットワーク層プロトコルヘッダから宛先ネットワーク層アドレスを識別し、宛先ネットワーク層アドレスと複数の V P I / V C I との対応を予め定めた対応表を参照して、前記識別した宛先ネットワーク層アドレスに対応する複数の V P I / V C I を求め、1パケットのセルが全て到着するのを待たずに到着しているセルの受信データをセル分解して前記求めた複数の V P I / V C I が示す各 V C C にマルチキャストするようにした。

【0031】本発明のネットワーク中継装置によれば、送出するVCC毎にパケット内のセル順序を保証した上で到着したセルをパケットのセルが全部到着しなくても送信することができる。

【0032】請求項8に対応する本発明は、請求項1～請求項5、又は請求項7のいずれか1項に記載のネットワーク中継装置において、ネットワーク層より上位層の処理を行うか否かの識別子をネットワーク層ヘッダ部分の宛先アドレスに対応させて前記経路テーブルに設定し、前記宛先アドレスに基づいて前記経路テーブルをアクセスしたとき上位層の処理を行う識別子が設定されていれば受信データをマイクロプロセッサでフォワード処理するようにした。

【0033】本発明のネットワーク中継装置によれば、経路テーブルに設定した識別子の検索結果にしたがい、ネットワーク層より上位層の処理を行うと判断した場合には、マイクロプロセッサでフォワード処理を行うのでサービスに応じたパケットの中継を行うことができる。

【0034】請求項9に対応する本発明は、ネットワーク層情報によりパケットの交換を行うネットワーク中継装置において、受信パケットのネットワーク層情報からソースアドレス及び付帯識別子と宛先アドレスを認識し、ソースアドレス及び付帯識別子に基づく宛先情報の検索と宛先アドレスに基づく宛先情報の検索とを並列して行うようにした。

【0035】本発明のネットワーク中継装置によれば、受信パケットのソースアドレスと付帯識別子とから宛先情報を検索できる場合に、パケット受信中にネットワーク層情報を受け取った直後に、宛先アドレスによる宛先情報検索と、ソースアドレスと付帯識別子とによる宛先情報検索とが並列して行われ、付帯識別子の有無にかかわらず宛先情報の検索ができる。

【0036】請求項10に対応する本発明は、請求項9記載のネットワーク中継装置において、ソースアドレスと付帯識別子とから宛先情報に対応づけるテーブルに、ネットワーク層の上位層情報を記しておき、受信パケットから得られた上位層情報と前記テーブル内の上位層情報とが一致しない場合に、該テーブル内の付帯識別子が古くなったものとみなし、該ソースアドレスと付帯識別子とからなるエントリを削除するようにした。

【0037】本発明のネットワーク中継装置によれば、受信パケットのソースアドレスと付帯識別子とから宛先情報を検索できる場合に、ソースアドレスと付帯識別子とから宛先情報に対応づけるテーブルに、ネットワーク層の上位層情報が記され、受信したパケットから得られた上位層情報と該テーブル内の上位層情報とが一致しない場合に、該テーブル内の付帯識別子が古くなったものとみなすことができるので、該ソースアドレスと付帯識別子とからなるエントリが削除される。したがって、正確な宛先情報を取得することができるものとなる。

【0038】請求項11に対応する本発明は、ネットワーク層情報によりパケットの交換を行うネットワーク中継装置において、宛先情報を検索するための検索テーブルとして高速テーブルと低速テーブルの2種類を設け、高速テーブルはエントリ数が少ないが検索時間を保証するものとし、低速テーブルはエントリ数が大きいが検索時間を保証しないものとし、該高速テーブルおよび該低速テーブルの両者の検索が行えるようにした。

【0039】本発明のネットワーク中継装置によれば、高速テーブルはエントリ数が少ないが最悪検索時間を保証するものとし、低速テーブルは最悪検索時間を保証しないがエントリ数を大きくできるものとするので、効率的な宛先情報検索が可能となる。

【0040】請求項12に対応する本発明は、請求項11記載のネットワーク中継装置において、RSVP (Resource Reservation Setup Protocol) 等の制御プロトコルにより短い遅延を保証するエントリを高速テーブル内に設け、該エントリがオーバーフローしたときは、新たな遅延保証要求を拒絶するようにした。

【0041】本発明のネットワーク中継装置によれば、制御プロトコルにより短い遅延を保証するエントリを高速テーブル内に設けておき、該エントリがオーバーフローしたときには、新たな遅延保証要求を拒絶するので、必要に応じてパケット・フォワードの遅延時間を短縮することができる。

【0042】

【発明の実施の形態】以下、本発明の実施の形態について説明する。

【0043】(第1の実施形態) 本実施形態においては、ネットワーク層プロトコルとしてIP (Internet Protocol)、ATM上でのIPデータグラムの配送方法としてRFC1577 (Classical IP and ARP over ATM)、IPデータグラムのエンカプシュレーション方法(識別子付与形式)としてRFC1483、ATMアダプテーションとしてAAL5形式(ATM Adaptation Layer Type 5)を用いるものとする。

【0044】図1は、第1の実施形態に係るATMルータ10の内部構成を示す図である。このATMルータ10は、ATMの受信ポート11と送信ポート12とを各々1つ備えている。ポート11、12に対してATMフレーム13が接続されている。ATMフレーム13は、受信ポート11で受信した信号から取出したATMセルをリアセンブラ14へ渡し、セル分解器15から入力するATMセルを送信ポート12へ出力するように動作する。リアセンブラ14は、経路テーブル16に記憶しているルーティングテーブル及び補助テーブルから宛先IPアドレスをキーにして送信VPI/VCIを検索し、またセル分解・組立(SAR: Segmentation And Reassembly)制御テーブル17に受信セルの受信ディスクリプタを書き込む。リアセンブラ14及びセル分解器15

はバケットメモリバス18を介してバケットメモリ19にアクセスできるようになっている。

【0045】バケットメモリバス18とローカルバス20とをゲートGを介し接続する。ローカルバス20にマイクロプロセッサ21及びプログラムメモリ22が接続されている。マイクロプロセッサ21は、ローカルバス20を介してATMフレーム13、リアセンブラ14、SAR制御テーブル17、セル分解器15にアクセスすることができる。

【0046】AAL5-CPCS PDU（プロトコル・データ・ユニット）は、図3に示すフォーマットで構成されている。1パケットの情報をRFC1483ヘッダ（8オクテット）、IPヘッダ（20オクテット）を含むIPデータグラム、PAD、User-user-indication、Length、CRC-32のフォーマットで定義している。ATMネットワークでは、PDUを先頭から53バイトの固定長で区切ってATMセルに分割して配送する。従って、1パケットの先頭セルにIPヘッダが含まれ、パケットの最後のセル（終了セル）にはCRCフィールドが含まれる。図4はATMセルの構造を示している。UNIとNNIの2つの形式が示されている。ATMセルのセルフォーマットにけるPT（Payload Type）は3ビットからなり、PTの最下位ビットがUser-user-indicationに割り当てられている。AAL5が使用される場合、終了セルにあってはPTのUser-user-indicationに1ビットがセットされ、終了セル以外のATMセルのPTの最下位ビットは0ビットがセットされるように定められている。

【0047】次に、図2に示すフローチャートを参照しながら本ATMルータの動作について説明する。

【0048】ATMルータ10のライン入力から受けたデータ・ストリームが受信ポート11を経てATMフレーム13に与えられる。ATMフレーム13はデータ・ストリームからATMセルを取り出してリアセンブラ14に渡す。リアセンブラ14は、受け取ったATMセルのVPI及びVCIフィールドに設定されているVPI/VCI値からVCC（Virtual Channel Connection）

ID（識別子）を生成する。VCC IDに基づいてSAR制御テーブル13のVCC管理情報エントリを検索することにより当該ATMセルが先頭セルであるか否かを判断する。

【0049】図5はSAR制御テーブル13の登録内容を示している。

【0050】VCC管理情報エントリは、VCC ID毎にDONE/NOT DONEがセットされる。受信セルにおけるPTのUser-user-indicationに1ビットがセットされていたとき、即ち終了セルを受けとったときにDONEがセットされ、それ以外であればNOT DONEがセットされる。一方、VCC IDはVPI/VCI値から定められるので同一パケットに属するAT

Mセルを受信したときは同一のVCC IDが生成されることになる。

【0051】従って、VCC IDが示す位置にセットされているDONE/NOT DONEを見ることによりVCCのデータがAAL5-CPCS PDUの先頭セルか否かの情報を得ることができる。VCC IDからVCC管理情報エントリにアクセスし、DONEであれば該VCCに関しては終了セルを受信した状態にあり、NOT DONEであればそうでないことがわかる。DONEであるということは、すなわち、受信したセルが先頭セルであることを示す。

【0052】AAL5-CPCS PDUの先頭セルであると判断されたならば、該先頭セルであるATMセルからIPヘッダを抽出する。本実施形態では先頭セルからIPヘッダを抽出した時点から経路テーブル16へのアクセスを開始する。

【0053】経路テーブル16にはIPヘッダの宛先IPアドレスに対応させて宛先情報となる送信VPI/VCIが記憶されている。経路テーブル16から宛先IPアドレスをキーにして取り出した送信VPI/VCIをSAR制御テーブル17内部の受信ディスクリプタに書き込む。

【0054】SAR制御テーブル17にはPDU毎に受信ディスクリプタエントリが形成され、受信ディスクリプタエントリの最初に先頭セルにセットされていた受信VPI/VCIがセットされる。上記した如く経路テーブル16を検索して取得した送信VPI/VCIを該当する受信ディスクリプタエントリの所定位置にセットする。

【0055】このように、リアセンブラ6はAAL5-CPCS PDUの先頭セルを受信したときは受信ディスクリプタエントリに対して受信VPI/VCIをセットすると共にIPヘッダ内容を書き込み、メモリポイントを指定してATMヘッダを取り外した受信データをバケットメモリ19に保存する。経路テーブル16から送信VPI/VCIを検索されたならば送信VPI/VCIをSAR制御テーブル17の受信ディスクリプタに書き込む。また、CRC-32検査を行うために中間計算値を求めて受信ディスクリプタ内のCRC-32フィールドにセットする。さらに、マイクロフラグ、フォワードフラグの判定処理を実行して受信ディスクリプタ内のフォワードフラグフィールド、マイクロフラグフィールドに判定結果を書き込んでいく。

【0056】一方、リアセンブラ14に取り込まれたATMセルが先頭セルでなかった場合は、受信ATMセルがAAL5-CPCS PDUの終了セルか否かを判断する。受信セルのPTの最下位ビットに1ビットがセットされていれば終了セルであると判断できる。

【0057】リアセンブラ14は終了セルが到達するまで、CRC-32検査のための中間値更新処理、マイク

ロフラグ、フォワードフラグの判定処理を実行して受信ディスクリプタ内の該当フィールドを更新する。また、メモリポインタを指定して受信データをバケットメモリ3上書き込んでバケットを組み上げていく。

【0058】リアセンブラ14は、最後セルを受信したならばVCC IDに基づいてSAR制御テーブル17の当該VCCのVCC管理情報エントリにアクセスして最後セルを受信したことを示すDONEをセットする。

【0059】そしてリアセンブラ14からマイクロプロセッサ4に対して割込みをかける。マイクロプロセッサ21は、受信ディスクリプタ内のマイクロフラグが設定されていたら、バケットメモリ内に保存したバケットのヘッダにしたがい、プログラムメモリ22に登載された所定のプログラムを実行する。これは受信したバケットのあて先が自中継装置であったり、受信したバケットに何等かの誤りがあったり、受信したバケットにマイクロプロセッサ21での処理を必要とするオプションがある場合に相当する。通常、中継装置においては、こうしたマイクロプロセッサでないと処理できないバケットよりも単純にフォワードされるバケットの方が圧倒的に多いので、バケットフォワードのスループットを高めることが可能となる。

【0060】また、リアセンブラ14がRCV READレジスタの内容から終了セルまで到着したバケットの受信ディスクリプタを得る。受信ディスクリプタ内のマイクロフラグフィールドにフラグが設定されておらず、かつフォワードフラグフィールドにフラグが設定されている場合には、SAR制御テーブル17内の受信ディスクリプタの内容を送信ディスクリプタとしてセル分解器15に処理を渡す。フォワードフラグは終了セルを受信した後、CRC検査の結果が正常であった場合に設定される。

【0061】セル分解器15は、送信ディスクリプタのメモリポインタから送信すべきバケットのバケットメモリ19内での開始アドレスを認識し、該開始アドレスからデータをフェッチしてセル分解していく。分解されたセルはATMフレーマ13に送られてライン出力される。

【0062】このように本実施形態によれば、VCC毎にバケットの終了セルを検出し、終了セルの次のセルを先頭セルとしてネットワーク層プロトコルヘッダに相当するセルを抜き出し、1つのバケットに属する全てのセルが到着する前に、該ヘッダ部分の宛先アドレスからフォワードに必要な情報を検索するようにしたので、全てのセルが揃ってからフォワードに必要な情報を検索する方式に比べて、フォワード処理を開始するまでの時間を短縮でき、スループットの高いネットワーク中継装置を実現できる。

【0063】なお、上記した実施形態では2ポートであったが、ATMルータのポートが3以上ある場合、ネッ

トワーク層相当プロトコルとしてIPX等の他のコネクションレス・ネットワークプロトコルを用いたり、複数ネットワーク層相当プロトコルを混在させることもできる。

【0064】(第2の実施形態)図6～図8は、第2の実施形態に係るネットワーク中継装置の概念図を示しており、図6はユニキャスト送信、図7はマルチキャスト送信、図8はブロードキャスト送信の場合をそれぞれ示している。

【0065】このネットワーク中継装置は、5つの入出力ポート(P1～P5)を備えたマルチポートタイプの中継装置であり、各ポートを内部転送バス23に接続して共通の経路テーブル16へアクセス可能に構成している。

【0066】図9は入出力ポートP1の内部構造を示している。

【0067】入出力ポートP1は、入力ポート11及び出力ポート12がATMフレーマ13に接続されている。ATMフレーマ13は入力ポート11から入力するATMセルを内部転送バス23を経由して他の入出力ポートP2～P5に送出するように動作する。一方、他の入出力ポートP2～P5から内部転送バス23を経由して自ポート内に転送されて来るATMセルをリアセンブラ24で受け取る。リアセンブラ24は経路テーブル16のフォーディング情報を参照して当該受信セネについて自ポートが出力ポートとなっているか否か判断する。自ポートが出力ポートの場合は、SAR制御テーブル17に受信デクリプタを作成して自ポート内のメモリ19'に受信データを記憶する。リアセンブラ24は、終了セルを検出して送受信コントロール部25に受信完了割り込みをかける。

【0068】送受信コントロール部25は、受信完了割り込みを受けてから経路テーブル16にアクセスを開始してフォーディング情報を検出する。検出したフォーディング情報をSAR制御テーブル17にセットする。SAR制御テーブル17にフォーディング情報がセットされたならば、セル分解器26が、SAR制御テーブル17の送信ディスクリプタを参照してバケットメモリ19'から受信データを取り出し、セルに分解してATMフレーマ13に渡す。

【0069】他のポートP2～P5についても同様に構成されている。

【0070】図6に示すように、ポートP1から入ってきたセルをポートP2から出力するユニキャストの送信の場合について説明する。

【0071】ATMフレーマ13が、受信ポートP1の入力ポート11で受けたデータ・ストリームから取り出したATMセルを、そのまま内部転送バス23に送出して、該ATMセルを受信したポートP1以外のポートP2～P5へ内部転送バス23を経由して渡す。受信ポー

トP1では、データ・ストリームから取り出したATMセルについて経路テーブルを参照したフォワーディング処理を行わない。

【0072】ポートP1以外のポートP2～P5では、内部転送バス23を経由して入力して来たATMセルの中から宛先IPアドレスを検出し、該宛先IPアドレスを元に経路テーブル16からフォワーディング情報を検索する。宛先IPアドレスはパケットを分解した先頭セルに設定されている。ポートP2～P5では先頭セルが入力してきたならば、そこから検出した宛先IPアドレスを元に経路テーブル16からフォワーディング情報をそれぞれ検索する。ここでは、ポートP2だけで宛先が自ポートに接続されていることになる。

【0073】宛先が自ポートに接続されていたポートP2では、ポートP2内のリアセンブラ24が該宛先アドレスを含む先頭セル以降のセルをポートP1から受取りメモリ19'にパケットを組み立てる。パケットの組立てが完了したら、自ポート(P2)からATMセルに分解して送信する。

【0074】図7に示すマルチキャストの送信においては、複数のポートP2、P4がパケットを送信するものとする。受信ポートP1は、ユニキャストの場合と同様に、受信したATMセルをそのまま自ポート以外のポートP2～P5へ渡す。

【0075】各ポートP2～P5が、ポートP1から受けたATMセルの宛先IPアドレスを検出し、宛先IPアドレスをキーにして経路テーブル16のフォワーディング情報を参照する。ここでは複数のポートP2、P4において宛先が自ポートに接続されていることになる。この2つのポートP2、P4が上記同様にして送信の準備を開始することになる。

【0076】図8に示すブロードキャストの送信においては、全ポートがパケットを送信する。各ポートが受けたATMセルは、ブロードキャストであるため、フォワーディング情報を検索した結果、すべてのポートが送信の準備を開始する。

【0077】このように本実施形態によれば、あるポートがネットワークからATMセルを受信すると、受信ポートでルーティング処理すること無く、受信ポート以外のポートへセルを渡し、そのATMセルを渡されたポートにおいてセルを送信するかどうかを経路テーブル16のフォワーディング情報を参照して判断を行うようにしたので、マルチキャストやブロードキャストを効率良く行うことができると共に、参照されるフォワーディング情報は1箇所集中制御されるために、経路制御情報の更新が容易となる。

【0078】なお、上記第2の実施形態における各ポート(ネットワークからATMセルを受信したポート以外のポート)で、前述した第1の実施形態と同様に、先頭セルを検出したら全てのセルが揃う前に中継に必要な情

報を経路テーブル16から検索するようにして遅延時間の短縮を図るようにしても良い。また、ATMの場合に限らず複数のポートを持ち、経路テーブルを参照してフォワーディングする中継装置であれば他の中継装置にも適用できる。

【0079】(第3の実施形態)図10は複数のLANをATMネットワークを利用して接続するATM-LANのネットワーク構成を示している。異なるLAN間でコンピュータ通信を行うための方式の一つにLANエミュレーション方式がある。LANエミュレーション方式では、ブリッジ、ルータ等の中継装置がLANエミュレーション・クライアントとなることができる。本実施形態は、本発明を図10に示すネットワーク中継装置30に適用した例である。

【0080】本実施形態においては、MACプロトコルとしてIEEE802.3、MACフレームのエンカプシュレーションの方法としてATMフォーラム LAN Emulation、ATMアダプテーションとしてAAL5形式を用いるものとする。

【0081】図11は、本実施形態に係るネットワーク中継装置の内部構造を示している。なお、第1の実施形態で説明した中継装置と同一機能を有する部分には同一符号を付している。

【0082】このネットワーク中継装置30は、ATMネットワーク側に接続される1つのATMポートと、イーサネット側に接続されるIEEE802.3に基づいて送受信する送受信ポートとを備えている。ATMポートは入力ポート11及び出力ポート12からなり、IEEE802.3の送受信ポートはイーサネットとの間でフレームを送受信するシリアル送受信部31からなる。シリアル送受信部31にフレーム送受信器32を接続している。フレーム送受信器32は、シリアル送受信部31で受信したフレームをフレームデータメモリ27へ格納すると共に、フレームデータメモリ27から読み出したフレームデータをシリアル送受信部31から送出するように動作する。

【0083】図12は、イーサネット上で転送されるフレームにATMフォーラム LAN Emulationの規格に基づいたヘッダを付加したフレームフォーマットを示している。同図に示すように、フレームの先頭から4オクテットがLANエミュレーション・ヘッダ、それに続いてMACヘッダを含むIEEE802.3フレームが設定されている。このようなフレームを53バイト単位のATMセルに分解すれば、先頭セルにはMACヘッダ(宛先MACアドレス、ソースMACアドレスを含む)が設定され、終了セルのPTの最下位ビットに1ビットがセットされる。

【0084】以上のように構成された中継装置30において、ATMネットワークから受信したATMセルをフレームに組立て直してイーサネット上の端末へ送出する

LANエミュレーション動作について説明する。

【0085】ATMポートのライン入力から受けたデータ・ストリームからATMフレーム13がATMセルを取り出す。この取り出されたATMセルはリアセンブラ14に渡される。リアセンブラ14は、受け取ったATMセルのVPI、VCIフィールドからVCCIDを生成する。SAR制御テーブル17に設定されている図13に示す構成のディスクリプタのVCC管理情報エントリから該VCCのデータがAAL5-CPCS PDUの先頭セルであるか否かの情報を得る。ここまでは、第1の実施形態と同様である。

【0086】上記したようにフレームを分解した先頭セルには宛先MACアドレス、ソースMACアドレスを定めたMACヘッダが入っている。リアセンブラ14は、AAL5-CPCS PDUの最初のセルであると判断したら、該ATMセルからMACヘッダを抽出する。経路テーブル16は、宛先MACアドレスに対応させて送信VPI/VCIを定めたMACテーブルが登録されている。リアセンブラ14は宛先MACアドレスに基づいてMACテーブルへのアクセスを開始し、検索の結果として得られた送信VPI/VCIをSAR制御テーブル17の受信ディスクリプタに書き込む。また、リアセンブラ14はメモリポインタを定めてフレームデータメモリ27上に受信データを詰め、SAR制御テーブル17上に受信セルについての受信ディスクリプタを生成する。

【0087】リアセンブラ14は、フレームの最後のセルを受信すると、マイクロプロセッサ21に対して割り込みをかける。マイクロプロセッサ21はリアセンブラ14のRCV READレジスタの内容からSAR制御テーブル17上の該当する受信ディスクリプタを得る。受信ディスクリプタ内のマイクロフラグフィールドにフラグが設定されておらず、フォワードフラグフィールドにフラグが設定されている場合には、マイクロプロセッサ21はSAR制御テーブル17内の受信ディスクリプタの内容からフレーム送受信器32に宛先情報等を渡して送信起動をかける。

【0088】なお、フォワードフラグは最後のセルを受信した後、CRC検査の結果が正常であった場合に設定される。フォワードフラグが設定されていれば正常受信完了である。

【0089】フレーム送受信器32は、制御情報に指示されているフレームデータメモリ27の所定アドレスから受信データを取り出してIEEE802.3のフレーム形式にしてシリアル送受信部31からイーサネットに向けて送信する。

【0090】また、マイクロプロセッサ21は、受信ディスクリプタ内のマイクロフラグが設定されていたら、フレームデータメモリ27内の受信したフレームのヘッダにしたがい、プログラムメモリ22に登録されたプロ

グラムを実行する。これは受信したフレームのあて先が自中継装置であったり、受信したフレームに何等かの誤りがあったりする場合に相当する。通常、中継装置においては、こうしたマイクロプロセッサでないと処理できないフレームよりも単純にフォワードされるフレームの方が圧倒的に多い。

【0091】このように本実施形態によれば、ATMポートから送受信ポートへフォワードを行う際に、ATMポートにおいてVCC毎にフレームの終了セルを検出し、終了セルの次のセルを先頭セルとしてMACヘッダに相当するセルを抜き出し、1つのフレームに属する全てのセルが到着する前に、該ヘッダ部分の宛先アドレスから中継に必要な情報を検索しておくようにしたので、フレームフォワードのスループットを高めることが可能となり、その結果として高速のLANエミュレーションを実現できる。

【0092】なお、上記実施形態は、ポートが3以上あるネットワーク中継装置にも同様に適用することができる。

【0093】(第4の実施形態)本実施形態においては、ネットワーク層プロトコルとしてIP、ATM上でのIPデータグラムの配送方法としてRFC1577、IPデータグラムのエンカプシュレーション方法としてRFC1483、ATMアダプテーションとしてAAL5形式を用いるものとする。

【0094】図14は第4の実施形態に係るATMルータ40の内部構成を示す図であり、ATMの送受信ポートが各々1ポートある例を示す。なお、前述した第1の実施形態と同一機能を有する部分には同一符号を付している。

【0095】このATMルータ40は、ATMフレーム13から取り込んだATMセルをリアセンブラ41に入力する。リアセンブラ41は、SAR制御テーブル42を参照して先頭セルを検出すると共に、送信VPI/VCIを取得した時点で受信通知制御線40Lを介してセル分解器43にセルの転送要求をかけるように動作する。

【0096】図15はSAR制御テーブル42の登録情報を示している。

【0097】同図に示すように、受信ディスクリプタには基本的には前述したものと同じ内容の情報が登録され、特にATMセルの受信数を記録する受信セル数フィールド(Number of cells)が設けられている。また、VCC管理情報エントリには終了セルを受信したことを示すDONEが登録される。

【0098】次に、以上のように構成された本実施形態の動作内容について説明する。

【0099】図17は、ATMルータ40の全体的な処理の流れを示している。以下、このフローチャートを参照して説明する。

【0100】入力ポート11からのライン入力から受けたデータ・ストリームからATMフレーム13がATMセルを抽出し、そのATMセルを受け取ったリアセンブラ41がAAL5 CPCS PDUの最初のセルであるか否かの判断を行うまでの処理は第1の実施形態と同様である。

【0101】AAL5-CPCS PDUの最初のセルであると判断されたら、IPヘッダを抽出し、経路テーブル16のルーティングテーブルへアクセスを開始する。具体的には、SAR制御テーブル13上に当該先頭セルが属するパケットに関する受信ディスクリプタを作成し、当該先頭セルから抽出したIPヘッダの宛先IPアドレスに基づいて送信VPI/VCIを経路テーブル16から検索する。

【0102】リアセンブラ41は、受信セルからセルヘッダを取り外したペイロード部分(48バイト)をパケットメモリ19に組み上げていく。図16に示すように、ペイロード部分はパケットメモリ19上に詰め込まれていくことになる。同時に、SAR制御テーブル42上に作成した受信ディスクリプタの受信セル数フィールドの値を受信セルをパケットメモリ19上に詰め込む度にインクリメントする。リアセンブラ41は、送信VPI/VCIが決定したら、その送信VPI/VCIをSAR制御テーブル42に書き込むと共に、セル分解器43に対して受信通知制御線40Lを介してセル転送要求をかける。セル分解器43は、セル転送要求を受けたならばSAR制御テーブル42上の受信ディスクリプタから送信VPI/VCIを取得する。そして、セル送信数が受信ディスクリプタ内のセル受信数に達するまで、パケットメモリ19から受信データを取り出してセルに分解して出力ポート12から送信する。

【0103】図18に示すように、先頭セルを受信してから送信VPI/VCIを取得するまでに複数の後続のセルを受信してパケットメモリ19に保存される。受信ディスクリプタ内のセル受信数とセル送信数とを比較して、パケットメモリ19にある受信データが無くなったことを検出すると、送信を停止してすパケットメモリ19に後続セルの受信データが蓄積されるのを待って送信を再開する。

【0104】一方、リアセンブラ41は、受信セルのPTにおける最下位ビットに1ビットがセットされていれば、セル受信数フィールド内に設けた終了セルビットを設定する。セル分解器10は、SAR制御テーブル42に終了セルビットが設定されていれば、該受信ディスクリプタのセル受信数に相当するデータの転送を終了してから受信ディスクリプタを開放する。

【0105】このように本実施形態によれば、VCC毎にパケットの終了セルを検出し、終了セルの次のセルを先頭セルとしてIPヘッダを含む先頭セルを抜き出し、1パケット分のセルが到着する前に、該ヘッダ部分の宛

先アドレスからフォワードに必要な情報を検索し、フォワード情報が判明したならば後続セルを受信している期間中にセル分解器に転送要求をかけてパケットメモリ19の受信データの送信を開始するようにしたので、スループットを高めることができ、遅延時間の短いパケット転送を実現できる。

【0106】なお、上記実施形態において、ATMのポートが3以上ある中継装置を構成したり、ネットワーク層相当プロトコルとしてIPX等の他のコネクションレス・ネットワークプロトコルを用いたり、複数ネットワーク層相当プロトコルを混在させる場合が考えられる。

【0107】(第5の実施形態)本実施形態は、第4の実施形態のネットワーク中継装置においてIPヘッダの書き換え及びCRC生成を行えるように構成した例である。

【0108】図19は、本実施形態に係るネットワーク中継装置のリアセンブラの構成を示す図である。同図に示すブロック60は、第4の実施形態においてリアセンブラ41の位置に配置される。

【0109】ATMフレーム13から取込んだ受信セルをATMフレーム13に並列に配置したFIFOメモリ61-1、61-2に通すようにしている。FIFOメモリ61-1、61-2を通過した受信セルをゲート62-1、62-2において選択していずれか一方の受信データをパケットメモリ19に詰め込む。

【0110】下段のFIFOメモリ61-2の出力を制御部63に取込み、当該受信セルのVPI/VCIをキーとしてSAR制御テーブル42から該VCCのデータがAAL5-CPCS PDUの最初のセルか否かの情報を得る。AAL5-CPCS PDUの最初のセルであると判断されたら、該受信セルからIPヘッダを抽出する。経路テーブル6へアクセスを開始し、IPヘッダの宛先IPアドレスに基づいて送信VPI/VCIを検索する。検索の結果として得られた送信VPI/VCIをSAR制御テーブル42に書き込み、セル分解器に転送要求を出してカットスルー制御を開始する。ここまでは、前述した実施形態と同様の処理を実行することになる。

【0111】同時に、制御部63は先頭セルが変換部64に入力したところで変換部64を制御して先頭セルに設定されているIPヘッダの書き換えを行う。IPヘッダ情報の一つにTTL(Time To Live)値がある。TTLは、セルが中継装置を通過した痕跡を残すためのもので、中継装置を通過する度にデクリメントされる。IPヘッダの書き換えとしてTTL値をデクリメントさせる。IPヘッダのTTL値が減算された受信セルが変換部64から出力されたときにゲート62-2が開くように制御する。このようにしてIPヘッダ情報が書き換えられた受信セルがゲート62-2を通過し、その受信データがパケットメモリ19に記憶される。制御部63

は、FIFOメモリ61-2から出力される受信セルを受け取り、SAR制御テーブル42に受信ディスクリプタを作成する。受信ディスクリプタのCRCフィールドには書換前の値と書換後の値の両方のエントリを設ける。IPヘッダ書換え前のデータに基づいたCRC中間計算値と書換後のCRC中間計算値とをそれぞれ計算する。そして、終了セルを受信したならば書換前のCRC計算値からCRC検査を行い、書換後のCRC計算値から新たなCRC値を生成する。

【0112】制御部63は、終了セルが変換部64に入力したところで変換部64を制御して終了セルに設定されているCRC値を、上記の如く書換後のCRC計算値から新たに生成したCRC値に書換えを行う。終了セルが変換部64から出力されたときにゲート62-2を開き、IPヘッダの変更に対応させてCRC値が書き換えられた受信セルがゲート62-2を通過してパケットメモリ19に書き込まれる。

【0113】先頭セル及び終了セルを除く受信セルは、上段のFIFOメモリ61-1を通過してゲート62-2からパケットメモリ19に書き込まれるようにする。なお、これらの受信セルであっても、FIFOメモリ61-2の出力を利用して上記したように制御部63で受信ディスクリプタの更新処理を行っている。

【0114】リアセンブラ60は、送信VPI/VC1が決定したら、セル分解器43にセルの転送要求をかける。セル分解器43は、受信ディスクリプタ内のセル受信数を検査し、該セル受信数に達するまで送信を行う。終了セルビットが設定されていれば、セル分解器45は該受信ディスクリプタに相当するデータの転送を終了し、受信ディスクリプタを開放する。このカットスルー制御は前述した第4の実施形態と同じである。

【0115】このように本実施形態によれば、ネットワーク層ヘッダ情報を書き換え、書き換えた結果をCRCに反映させることにより、カットスルーを行ってもネットワーク層ヘッダの書き換えが可能となり、ネットワーク層プロトコル処理が行え、かつスルーブットが高くかつ遅延の短いパケット転送を行うことができる。

【0116】なお、上記実施形態において、ATMのポートが3以上ある場合、ネットワーク層相当プロトコルとしてIPX等の他のコネクションレス・ネットワークプロトコルを用いたり、複数ネットワーク層相当プロトコルを混在させる場合が考えられる。

【0117】(第6の実施形態)図20は第6の実施形態に係るネットワーク中継装置の構成を示している。

【0118】本実施形態に係るネットワーク中継装置は、イーサネット1ポートとATM1ポートとを備えている。イーサネットポートとなるシリアル送受信部31で受信されたIPパケットがパケット受信処理部44を経由してパケットメモリ19に書き込まれ、またパケットメモリ19のパケットデータがセル分解器45でセル

に分解されてATMポートとなるシリアル送受信部46からATMネットワーク側へ送出されるように構成されている。

【0119】パケット受信処理部44は、シリアル送受信部31で受信したIPパケットをパケットメモリ19に書き込むと共に、該IPパケットからIPヘッダを抽出する。そして該IPヘッダに定めている宛先IDアドレスをキーにして経路テーブル16から送信VPI/VC1を取り出す。SAR制御情報テーブル17は、パケット受信処理部44により受信ディスクリプタが作成され、パケット受信処理部44から決定した送信VPI/VC1が登録されると共に、パケットのデータ受信数が逐次更新される。また、パケット受信処理部44は、送信VPI/VC1を決定した時点でセル分解器45に対して受信割り込みをかける。

【0120】セル分解器45は、受信割り込みを受けるとSAR制御情報テーブル17から受信ディスクリプタを取得し、そこに設定されたメモリポイントに基づいてパケットメモリ19の所定アドレスから一定間隔でパケットを取り出す。セル分解器45においてAAL5-CPCS PDUのトレイラが生成され、パケットメモリ19から取り出したパケットデータをセルに分解し、トレイラを付加したATMセルを送出していく。

【0121】このとき、セル分解器45は、SAR制御情報テーブル17内の受信ディスクリプタから受信データ数を監視し、送出データ数が受信データ数を上回る場合には送信を中断する。一定間隔後に、受信データ数が送出データ数を上回っていれば送信を開始する。

【0122】このように本実施形態によれば、パケットがすべて揃う前に分解を始めることが可能となり、中継装置におけるATMセル分解による遅延時間を短縮することができる。

【0123】なお、イーサネットポートの代わりにFDI (Fibre Distributed Data Interface) ポートに接続した場合であっても上記実施形態と同様の作用効果を得ることができる。

【0124】上記第6の実施形態はネットワーク中継装置の例であるが、ATMネットワーク内の配置したホストにおいても同様に適用できる。

【0125】図21はATMネットワーク内の配置したホストに適用した変形例を示す。

【0126】同図に示すブロック70は、第6の実施形態におけるセル分解器45、ATMフレーム13及びシリアル送受信部46からなる送信機能を示している。この変形例では、パケットメモリ71のユーザエリアにあるパケットデータをカーネルに移動してからATMネットワーク上へ送出する例を説明する。

【0127】CPU72がプログラムメモリ73のプログラムにしたがってパケットメモリ71のユーザエリアにあるパケットデータをカーネルへ移動する。このと

き、CPU72は、ユーザエリアにあるバケットデータを図22に示すように複数のデータブロック#1～#nに分けて転送する。

【0128】従来方式では、1バケットの全データ#1～#nがカーネルエリアに転送完了してからセル分解器45に転送要求を出す、変形例ではカーネルエリアに少なくとも一つのデータブロックの転送が完了したらセル分解器45に転送要求を出すものとする。セル分解器45は、転送要求を受けるとテーブル74から宛先情報を受け取りバケットメモリ71のカーネルエリアに蓄積されているデータブロックをセル分解して送出開始する。

【0129】(第7の実施形態)本実施形態のネットワーク中継装置は、前述した第1の実施形態のATMルータ10と同様の内部構成を有している。

【0130】図23は、経路テーブル16に設定された対応表を示している。同図に示すように、経路テーブル16にマルチキャスト・アドレス(例えば224.0.1.1)と複数のVPI/VCIとを対応させた対応表が設定されている。バケットをマルチキャスト送信する前に、IGMP(Internet Group Management Protocol)を使って事前に中継装置の経路テーブルに設定される。

【0131】図24は、SAR制御テーブル17に登録される受信ディスクリプタの登録内容を示している。受信ディスクリプタには、マルチキャストVCC数を記録するマルチキャストVCC数フィールド、必要個数のVPI/VCIフィールドが設定されるものとする。

【0132】以上のように構成されたネットワーク中継装置では、ATMポートのデータ・ストリームからATMフレーム13がATMセルを取り出してリアセンブラ14に与える。リアセンブラ14は、第1の実施形態と同様にして受信セルからVCCを生成してSAR制御テーブル17のVCC管理情報エントリにアクセスして先頭セルであるか否かを判断する。先頭セルであればIPヘッダを抽出し、該IPヘッダに設定されている宛先アドレスを判定する。ここでは、宛先アドレスがマルチキャスト・アドレスである。このマルチキャスト・アドレスに基づいて経路テーブル16から対応する複数のVPI/VCIを取得してSAR制御テーブル17の受信ディスクリプタに列挙すると共にマルチキャストVCCの数を記録する。すなわち、リアセンブラ14は、先頭アドレスを検出すると終了セルが検出されるのを待つことなく、経路テーブル16の検索を開始してマルチキャスト・アドレスに対応した複数の送信VPI/VCIを取得して、前述した第4実施形態と同様のスルーカット制御を実行する。

【0133】リアセンブラ14が、複数の送信VPI/VCIを取得した後に全てのセルが到着するのを待つことなくセル分解器15に受信割り込みをかける。セル分解器15が受信割り込みを受けて、受信ディスクリプタ

に設定している各VPI/VCI(VCC)毎に送信制御チェーンを生成する。セル分解器15は、最初のVPI/VCI(VCC)についてバケットメモリ19から取り出した受信データをセル分解して送出し、受信ディスクリプタのセル受信数に達するまでセル分解及び送出を続行する。1つのバケットに属する最後のセルを送信し終わると、SAR制御テーブル17に対して受信ディスクリプタ内のマルチキャストVCC数を1つディクリメントする。送信VPI/VCIを次の送信VCCに切換え得て同様の動作を繰り返し、最後のセルを送信し終わるとVCC数を一つ減算する。そして該マルチキャストVCC数が0に達したら、該受信ディスクリプタおよびバケットメモリ19のバッファを開放する。

【0134】このように本実施形態によれば、宛先ネットワーク層アドレスと複数のVPI/VCIとを対応させた対応表を経路テーブル16に登録し、送出するVCC毎にバケット内のセル順序を保証した上で到着したセルをバケットのセルが全部到着する前に中継に必要な情報を検索し、カットスルー制御により送出するようにしたので、ネットワーク層でのマルチキャストを効率よく行える利点がある。

【0135】(第8の実施形態)図22は、本実施形態に係るネットワーク中継装置の構成を示している。なお、前述した第1の実施形態と同一機能を有する部分には同一符号を付している。このネットワーク中継装置50は、ネットワーク層ヘッダ部分の宛先IPアドレスに対応させてネットワーク層よりも上位層の処理を行うか否かの識別子を経路テーブル51に設けている。

【0136】図27は、経路テーブル51に登録している宛先IPアドレスとVPI/VCIと上位層の処理を行うか否かの識別子(フラグ)との対応表の部分を示している。宛先IPアドレスに対応させて宛先情報となるVPI/VCIが登録されており、さらに上位層の処理を行うか否かのフラグをセットできるようになっている。経路テーブル51に設定される上位層の処理を行うか否かのフラグは外部から任意に設定する。この上位層の処理を行うか否かのフラグが設定されるアドレスは直接リアセンブラ52にマイクロプロセッサ処理通知制御線50Lを介して接続されている。経路テーブル51の宛先IPアドレスにアクセスしたとき対応するフラグアドレスにフラグが立てられていればマイクロプロセッサ処理通知制御線50Lを通してリアセンブラ52にマイクロプロセッサ処理信号が入力するように構成している。

【0137】入力ポート11でライン入力から受けたデータ・ストリームからATMフレーム13にてATMセルを取り出す。取り出されたATMセルはリアセンブラ52に渡される。リアセンブラ52は、受け取ったATMセルのVPI、VCIフィールドからVCCIDを生成し、SAR制御テーブル17から該VCCIDの

データがAAL5-CPCS PDUの最初のセルで否かの情報を得る。先頭セルであると判断されたら、先頭セルからIPヘッダを抽出し、宛先IPアドレスに基づいて経路テーブル51へのアクセスを開始する。経路テーブル51から宛先IPアドレスに対応したVPI/VC1を取得すると、送信VPI/VC1としてSAR制御テーブル17の受信ディスクリプタに書き込む。ここまでは、第1の実施形態と同様の処理である。

【0138】ここで、リアセンブラ52が経路テーブル51を検索したとき宛先IPアドレスに対応したアドレスにマイクロプロセッサ処理フラグが立てられていれば、マイクロプロセッサ処理通知制御線50L上にマイクロプロセッサ処理信号がアサートされる。マイクロプロセッサ処理信号が入力したリアセンブラ52は、終了セルが到着したことを確認してからマイクロプロセッサ21に割り込み処理をかける。

【0139】図26に示すように、受信データのTCPヘッダに相当する部分にはネットワーク層よりも上位層の処理が定められている。マイクロプロセッサ21は、バケットメモリ19に蓄積されている受信データのTCPヘッダに基づいて受信データをソフトウェア処理する。例えば、予め必要なIPアドレス向けバケットをフィルタリング（たとえばTCPポート番号によるフィルタリング）するために、経路テーブル51の該当アドレスにマイクロプロセッサ処理フラグを設定しておけばサービスに応じたバケットの中継が行える。

【0140】また、リアセンブラ52が経路テーブル51を検索したとき宛先IPアドレスに対応したアドレスにマイクロプロセッサ処理フラグが立てられていなければ、第1の実施形態と同様にしてバケットの終了セルが到着する前に経路テーブル51から送信VPI/VC1を検索して受信ディスクリプタに設定する。

【0141】このように本実施形態によれば、経路テーブル51にマイクロプロセッサ処理フラグを設定して上位層の処理をマイクロプロセッサ21に渡すことができるようにしたので、マイクロプロセッサ21で処理すべき受信データをセル分解器15で処理されずにマイクロプロセッサ21のソフトウェアにより処理することができる。

【0142】なお、送受信ポートはATMである必要はなく、いかなる媒体であっても同様に適用することができる。

【0143】（第9の実施形態）図28は、第9の実施形態に係るネットワーク中継装置であり、4ポートの間でIPv6（Internet Protocol version 6）バケットを交換するネットワーク中継装置を示している。

【0144】このネットワーク中継装置は、ローカルバス20にCAM（Contents Addressable Memory）で構成される2つのテーブル53-A、53-Bが接続されている。一方のテーブル53-AにはIPv6ソースア

ドレス及びフローラベルに対応させて宛先情報が登録されており、もう一方のテーブル53-BにはIPv6宛先アドレスに対応させて宛先情報が登録されている。

【0145】このネットワーク中継装置における宛先情報検索動作を図29を参照しながら説明する。

【0146】ネットワーク中継装置の各ポートP1～P4で受信したバケットは、バケットメモリ19上に蓄積される。各ポートP1～P4ではバケットの末尾がバケットメモリ19上に書き込まれたら、マイクロプロセッサ54に対して受信割り込みをかける。

【0147】マイクロプロセッサ54は、ポートから受信割り込みを受けるとIPv6ヘッダに応じて処理を行う。すなわち、IPv6ヘッダに登録されている情報を組み合わせて2つのテーブル53-A、53-Bに対し並列に宛先情報検索を開始する。具体的には、IPv6ヘッダからIPv6ソースアドレス、フローラベル、IPv6宛先アドレスを抽出すると、テーブル53-Aに対してIPv6ソースアドレスとフローラベルの対をキーにしてCAM検索を行い、テーブル53-Bに対してはIPv6宛先アドレスをキーとしてCAM検索をする。テーブル53-Bについては、IPv6宛先アドレスを抽出した時点からCAM検索を開始する。

【0148】マイクロプロセッサ54は、予め定めた最大検索時間内にテーブル53-Aまたはテーブル53-Bのいずれかより宛先情報を検索したならば、その宛先情報に基づいてバケットのフォワーディングを実行する。また、最大検索時間内に宛先情報の検索が終了しなければ宛先不明として処理を終了する。

【0149】このように本実施形態によれば、受信バケットのソースアドレスと付帯識別子とから宛先情報を検索できる場合に、バケット受信中にネットワーク層情報を受け取った後に、宛先アドレスによる宛先情報検索と、ソースアドレスと付帯識別子とによる宛先情報検索とを並列して行うことにより、付帯識別子の有無にかかわらずバケットのフォワードを行うことができる。

【0150】なお、上記実施形態において第1の実施形態と同様にIPヘッダの先読みをしてバケットの末尾が書き込まれる前に宛先情報検索を開始しても良い。

【0151】（第10の実施形態）本実施形態は、ネットワーク層プロトコルとしてIPv6を扱うネットワーク中継装置を想定しており、ポート、バケットメモリ、経路テーブル、マイクロプロセッサ等を備えている。

【0152】経路テーブルには、図30に示すフローラベル対応表を登録している。この対応表は、IPv6ソースアドレス、フローラベル、上位プロトコル（TCP、UDP等）、ポート番号、上位プロトコル内識別子の対応を表したものである。

【0153】ネットワーク中継装置は、ポートでIPv6バケットを受け取ると、該バケットからIPv6ソースアドレスとフローラベルとを抽出する。

【0154】受信バケットから抽出したフローラベルの値が0である場合には、IPv6宛先アドレスだけをキーにして経路テーブルから宛先情報を抽出する。また、フローラベルの値が0でない場合は、経路テーブルの上記対応表を検索して、IPv6ソースアドレスとフローラベルとが登録されているか否か検査する。登録されていたら、上位プロトコル、ポート番号、上位プロトコル内識別子について、該対応表内の値と受信バケット内の値とを比較する。比較した結果、一致していたら、フローラベルが有効であることになる。一致していなければ、フローラベルは無効となる。

【0155】このようにして、フローラベルの有効/無効を判定して、IPv6ソースアドレスとフローラベルとの対による宛先情報検索結果の有効性が決定される。したがって、古いフローラベルのタイムアウトが遅れた場合にも、信頼性の高い宛先情報を取得することができる。

【0156】(第11の実施形態)図31は、第11の実施形態に係るネットワーク中継装置であり、4ポートの間でIPバケットを交換するネットワーク中継装置を示している。

【0157】テーブル53はCAMで構成されており、テーブル5はSRAMで構成されている。双方のテーブル共に経路情報の登録に用いられるが、テーブル53は小容量(例えば4096エントリ)、テーブル55は大容量(例えば30000エントリ)とすることができるようにしている。ここでは、記憶容量を小規模に抑えて高速アクセスを可能としたテーブル53に高速応答性が要求される情報を登録している。また、テーブル55はテーブル53に登録されなかった情報を登録している。または、トラヒックを監視して、トラヒック量の多い宛先に関してはテーブル53に登録する。

【0158】このネットワーク中継装置では、各ポートP1~P4で受信したバケットがバケットメモリ19上に蓄積される。バケットの末尾がバケットメモリ19上に書き込まれたら、マイクロプロセッサ56に受信割り込みがかけられる。マイクロプロセッサ56は、受信割り込みを受けるとバケットのIPヘッダに応じて処理を行う。IPヘッダからIP宛先アドレスを抽出すると、テーブル53に対して該IPアドレスをキーとして検索を行う。検索の結果、答が得られれば次の処理に進み、得られなければ、テーブル55に対して検索を行う。

【0159】このように本実施形態によれば、宛先検索テーブルとして高速テーブル53と低速テーブル55との2種類を設け、高速テーブル53はエントリ数が少ないが最大検索時間を保証するものとし、低速テーブル55は最悪検索時間を保証しないがエントリ数を大きくできるものとしたので、個々の処理内容に応じて最適なテーブルを選択することができる。

【0160】なお、上記実施形態において、高速テー

ブル53を、CAMでなく高速SRAMと専用アクセス回路で構成してもよい。

【0161】(第12の実施形態)本実施形態は、上記した第11の実施形態において、テーブル53への経路情報の登録をネットワークから「資源予約」メッセージを受け付けたときにのみ行うものとする。

【0162】例えば、RSVP-(Resource Reservation Setup Protocol)で“Reserve”メッセージを受け付け、メッセージに付随するFlow Specで「短い遅延」を要求している場合にのみ経路情報がテーブル53に登録されるようにする。ネットワーク中継装置のマイクロプロセッサ56のソフトウェアでテーブル53の全体登録数を管理し、エントリがなくなった場合には、“Reserve”要求を拒絶する、もしくは、既に登録されたもので、新たな“Reserve”要求よりも緩やかな要求のエントリを削除する。

【0163】以上により、RSVPで予約した仮想フローに対しては、経路検索時間を短くすることが可能となる。

【0164】なお、他の実施形態として、ST-II(Stream Protocol Version 2)の制御メッセージに対して要求を受け付けてもよい。

【0165】本発明は上記実施形態に限定されるものではなく、本発明の要旨を逸脱しない範囲内で種々変形実施可能である。

【0166】

【発明の効果】以上詳記したように本発明によれば、高速なルーティング機能、特に遅延の小さいフォワーディング機能を実現できるネットワーク中継装置を提供できる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係るネットワーク中継装置の構成図である。

【図2】第1の実施形態のネットワーク中継装置の動作内容を説明するためのフローチャートである。

【図3】第1の実施形態におけるフレームフォーマット及びATMセルとを対応させて示す図である。

【図4】UNI及びNNIによるATMセルのフォーマットを示す図である。

【図5】第1の実施形態における受信ディスクリプタを示す図である。

【図6】本発明の第2の実施形態に係るネットワーク中継装置においてユニキャスト送信する場合を示す図である。

【図7】第2の実施形態に係るネットワーク中継装置においてマルチキャスト送信する場合を示す図である。

【図8】第2の実施形態に係るネットワーク中継装置においてブロードキャスト送信する場合を示す図である。

【図9】第2の実施形態に係るネットワーク中継装置におけるポート内構造を示す図である。

【図10】ATMネットワークとそこに接続されたイーサネットとの接続関係を示す図である。

【図11】本発明の第3の実施形態に係るネットワーク中継装置の構成図である。

【図12】第3の実施形態におけるフレームフォーマット及びATMセルとを対応させて示す図である。

【図13】第3の実施形態における受信ディスクリプタを示す図である。

【図14】本発明の第4の実施形態に係るネットワーク中継装置の構成図である。

【図15】第4の実施形態における受信ディスクリプタを示す図である。

【図16】第4の実施形態におけるパケットメモリの受信データの蓄積状況を示す図である。

【図17】第4の実施形態のネットワーク中継装置の動作内容を説明するためのフローチャートである。

【図18】第4の実施形態における動作の概念図である。

【図19】本発明の第5の実施形態に係るネットワーク中継装置のリアセンブラ部分の構成図である。

【図20】本発明の第6の実施形態に係るネットワーク中継装置の構成図である。

【図21】第6の実施形態の変形例の構成図である。

【図22】変形例におけるデータブロックの転送動作とATMセルの送出動作との関係を示すタイムチャートである。

【図23】本発明の第7の実施形態に係るネットワーク中継装置における経路テーブルの対応表を示す図である。

【図24】第7の実施形態における受信ディスクリプタを示す図である。

【図25】本発明の第8の実施形態に係るネットワーク中継装置の構成図である。

【図26】受信データのフレーム構造を示す図である。

【図27】第8の実施形態における経路テーブルの構造を示す図である。

【図28】本発明の第9の実施形態に係るネットワーク中継装置の構成図である。

【図29】第9の実施形態に係るネットワーク中継装置の動作内容を説明するためのフローチャートである。

【図30】本発明の第10の実施形態に係るネットワーク中継装置のテーブル内容を示す図である。

【図31】本発明の第11の実施形態に係るネットワーク中継装置の構成図である。

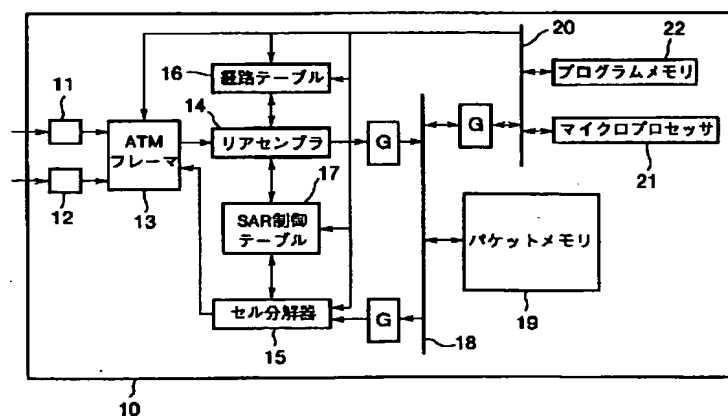
【図32】従来のネットワーク中継装置の構成図である。

【図33】従来のネットワーク中継装置における受信完了割り込みのタイミングを示す図である。

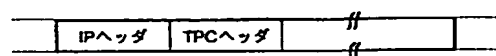
【符号の説明】

10…ATMルータ、11…入力ポート、12…出力ポート、13…ATMフレーム、14, 24, 41…リアセンブラ、15, 26, 43…セル分解器、16…経路テーブル、17, 42…SAR制御テーブル、19…パケットメモリ、21…マイクロプロセッサ、22…プログラムメモリ、25…送受信コントロール部、27…フレームデータメモリ、30, 40…ネットワーク中継装置。

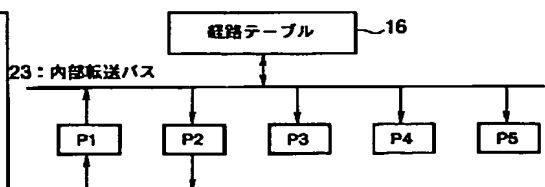
【図1】



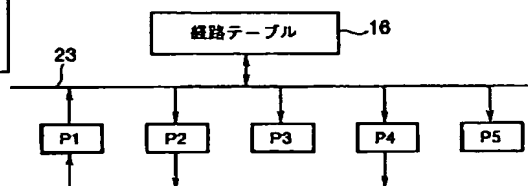
【図26】



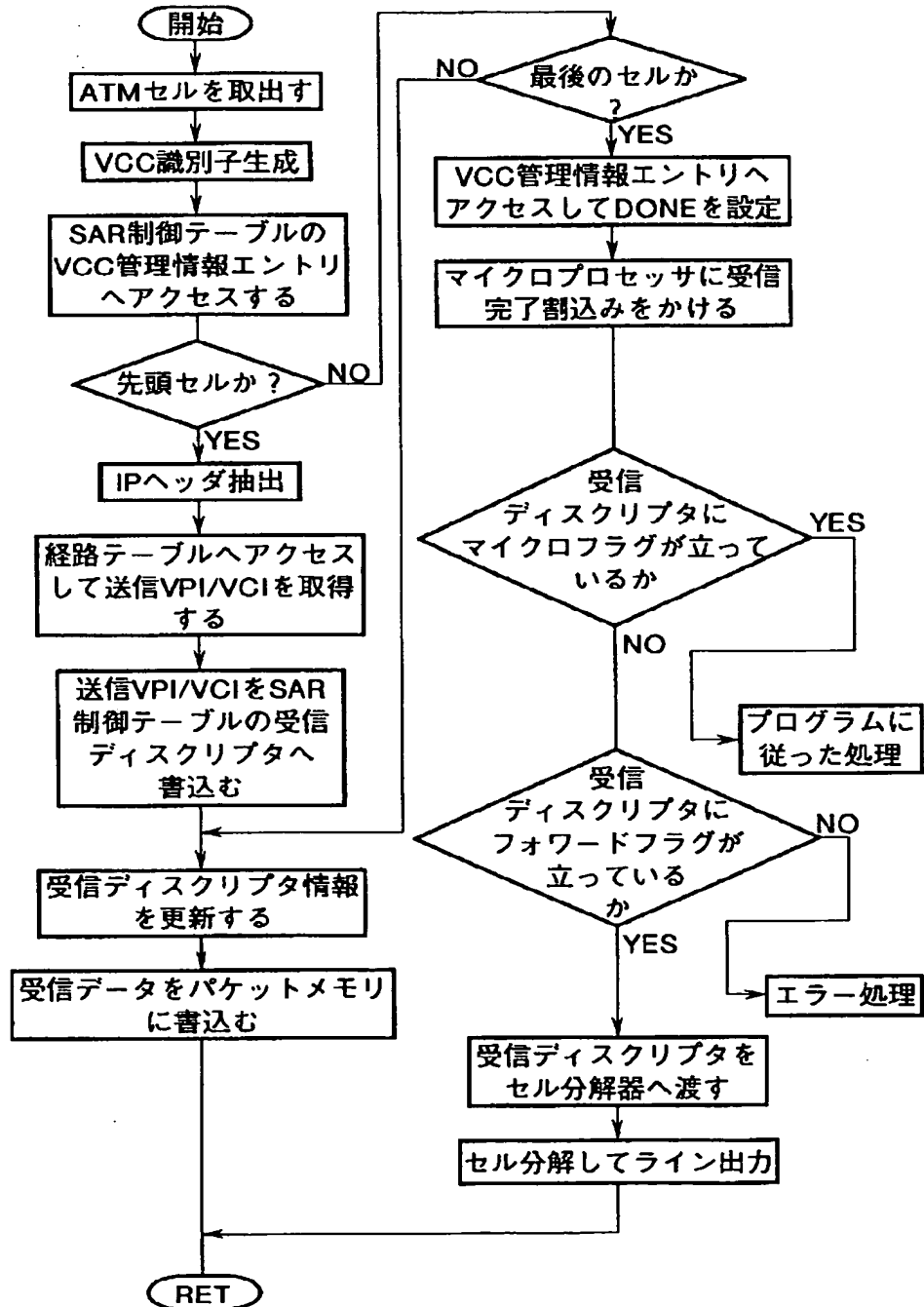
【図6】



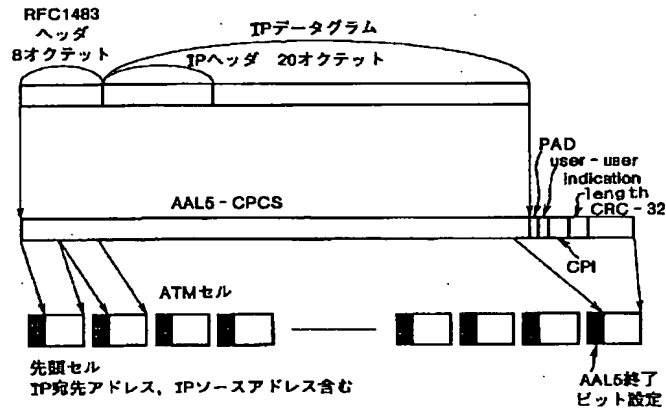
【図7】



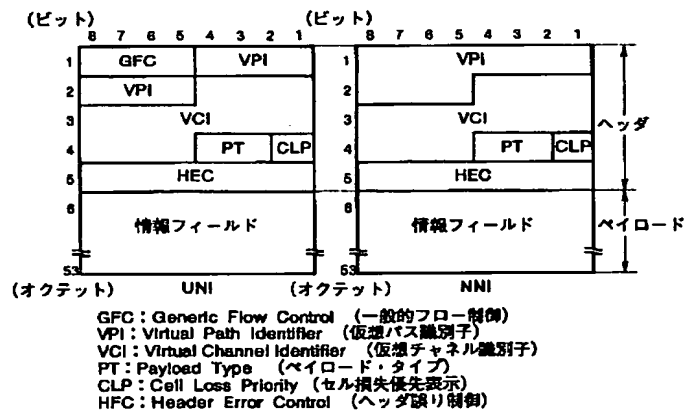
【図2】



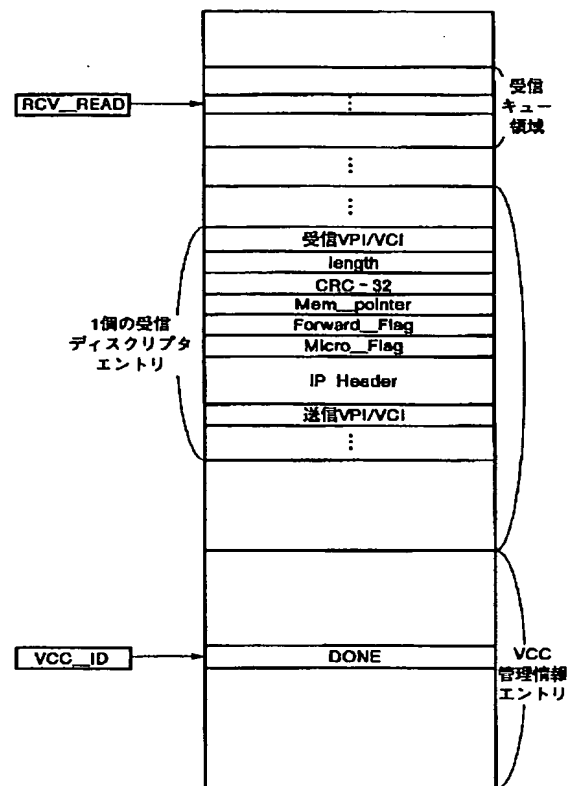
【図3】



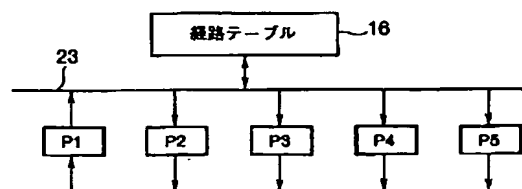
【図4】



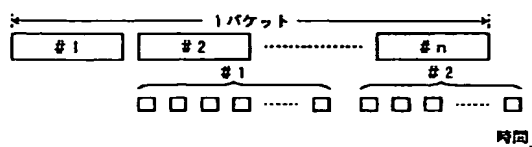
【図5】



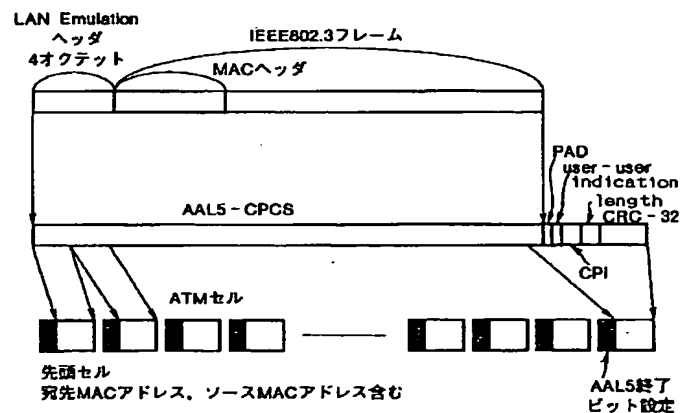
【図8】



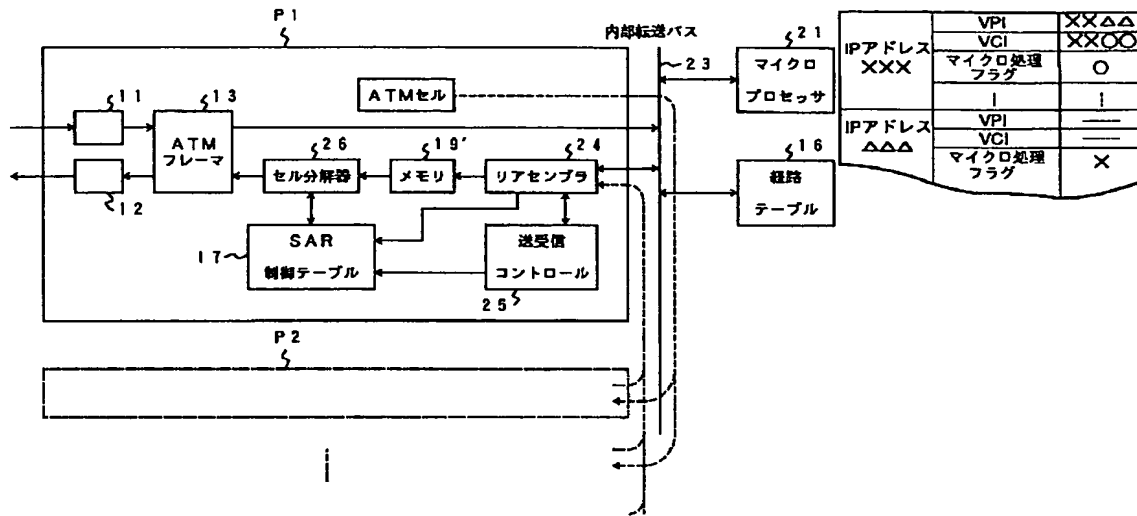
【図22】



【図12】

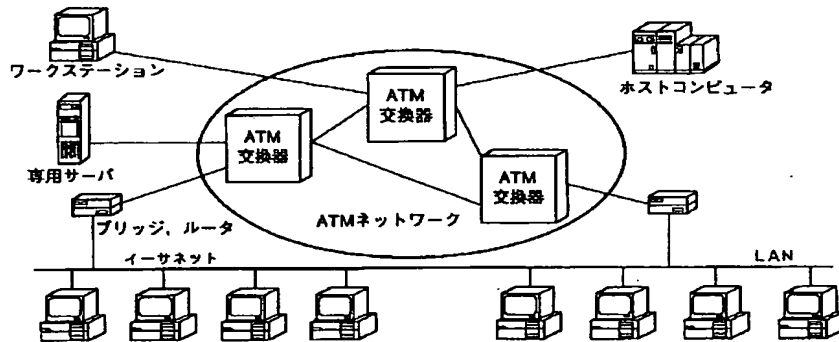


【図9】

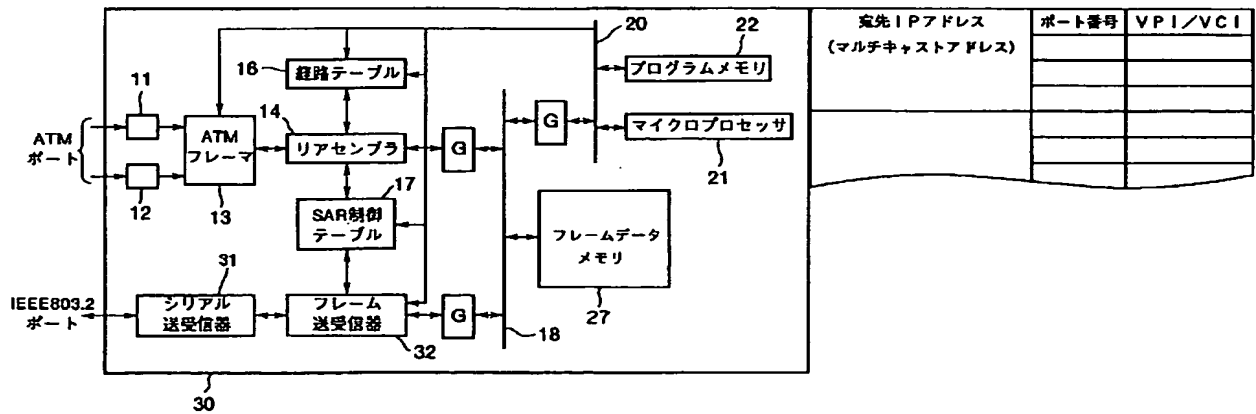


【図27】

【図10】

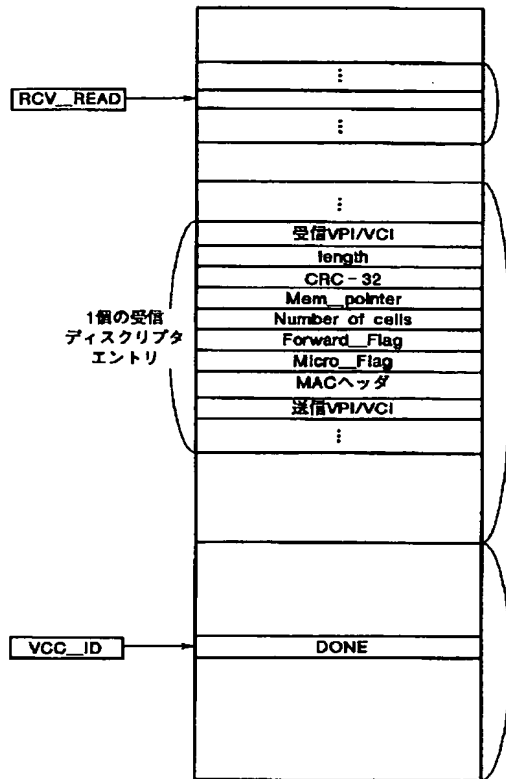


【図11】

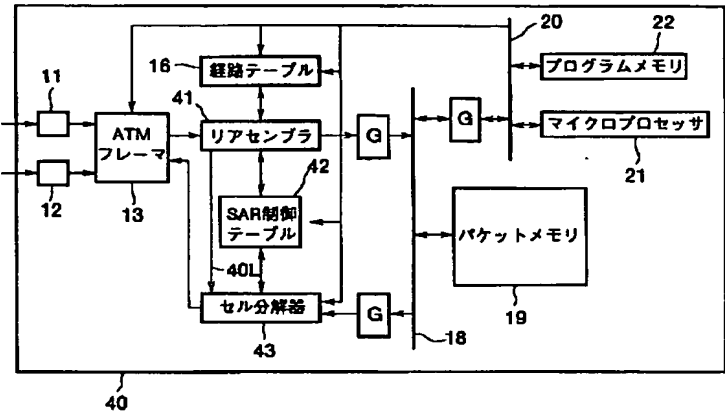


【図23】

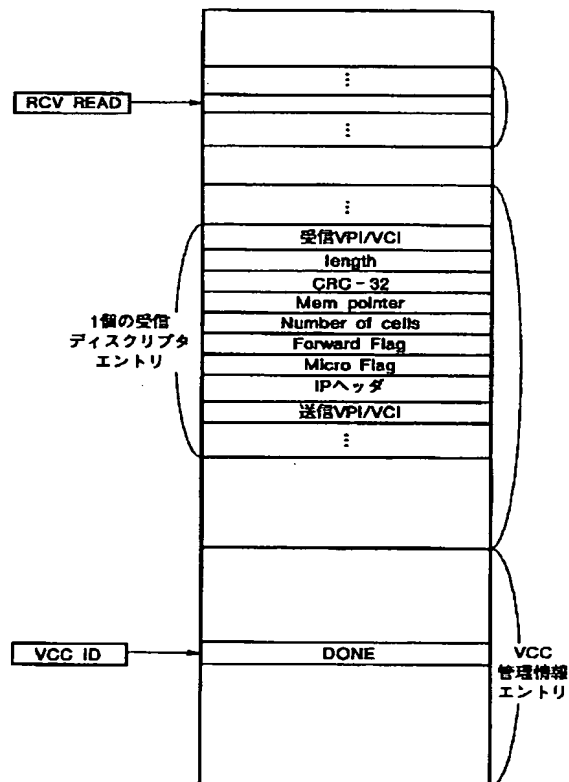
【図13】



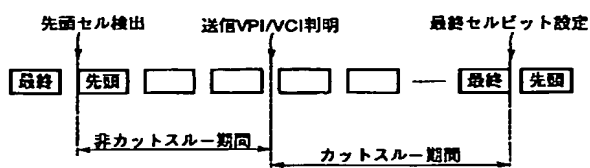
【図14】



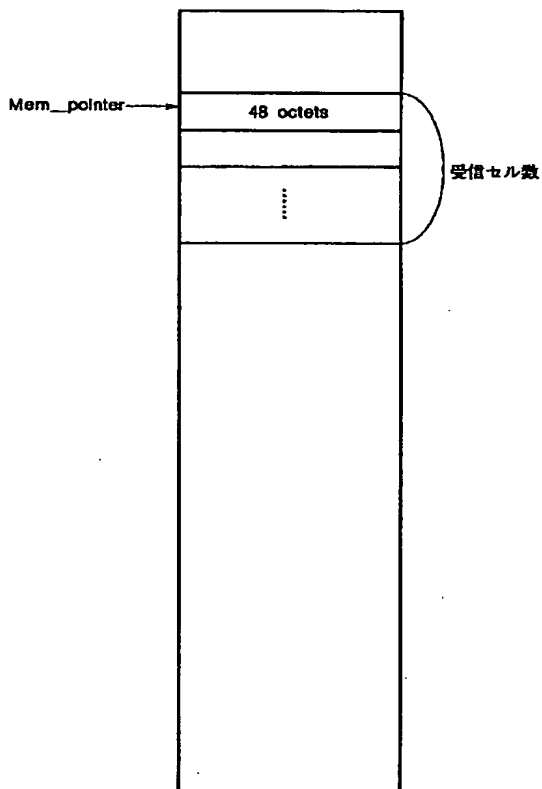
【図15】



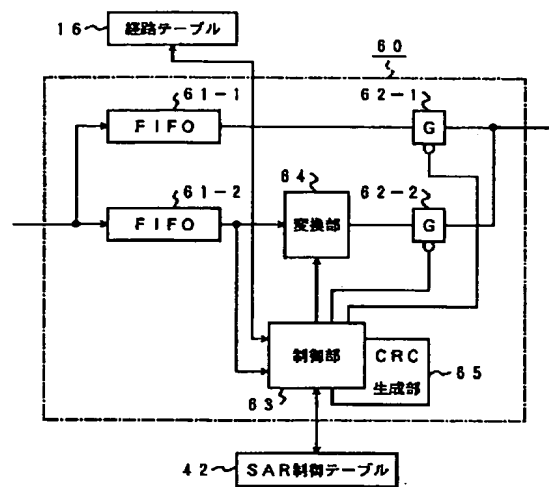
【図18】



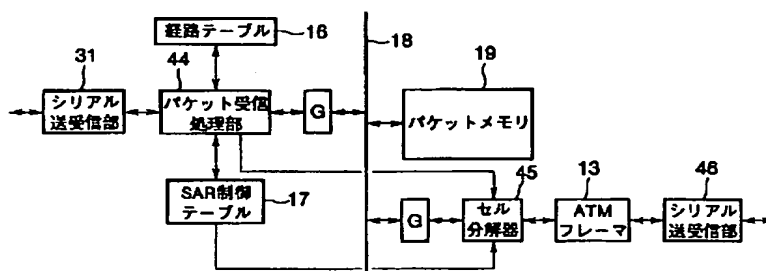
【圖 16】



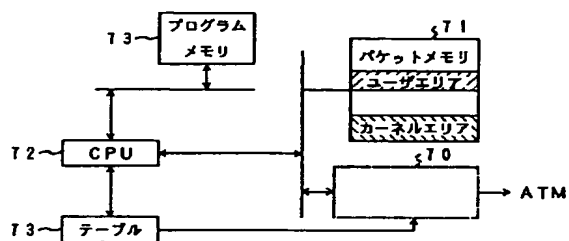
【圖 19】



【圖 20】



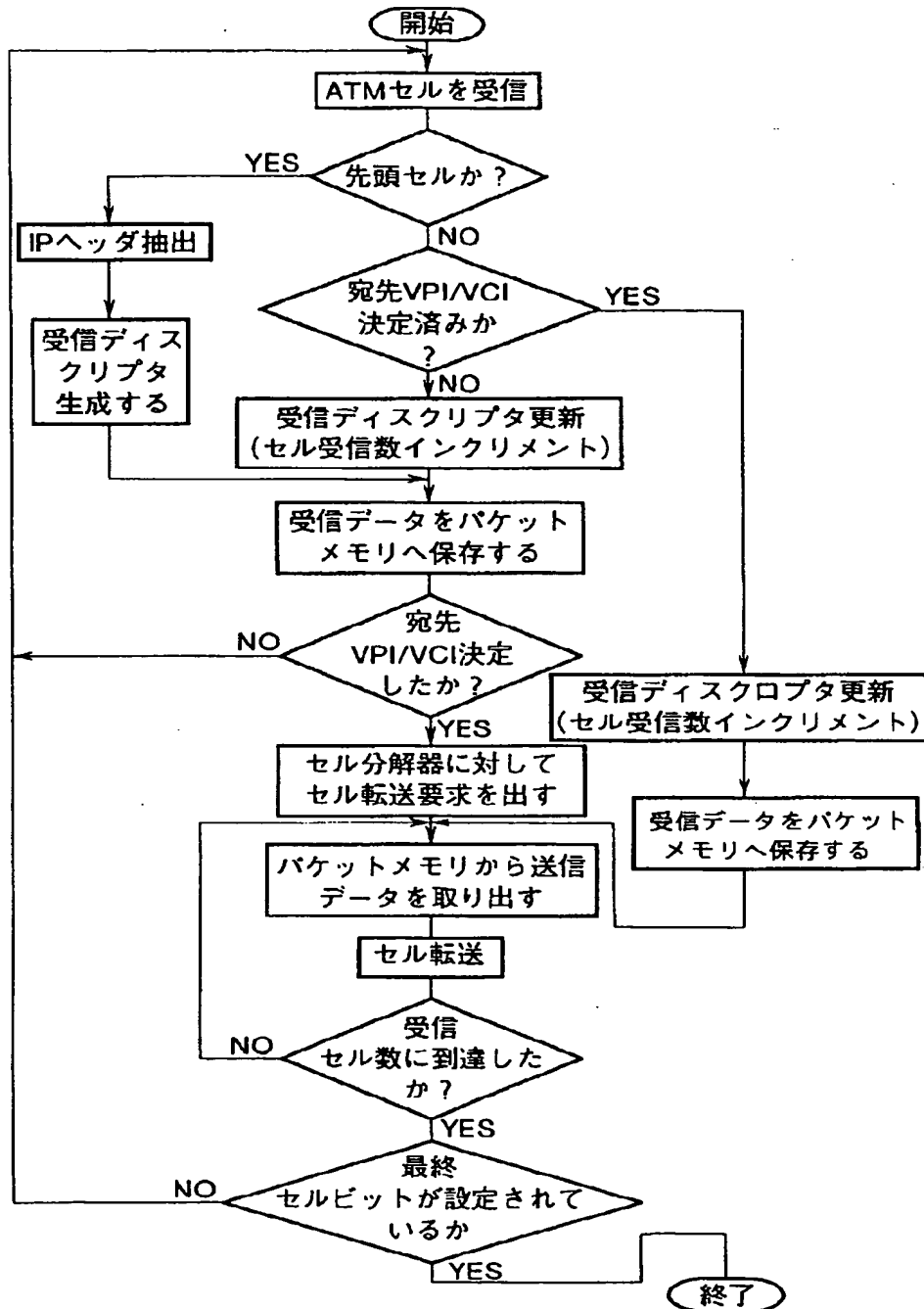
【圖 2 1】



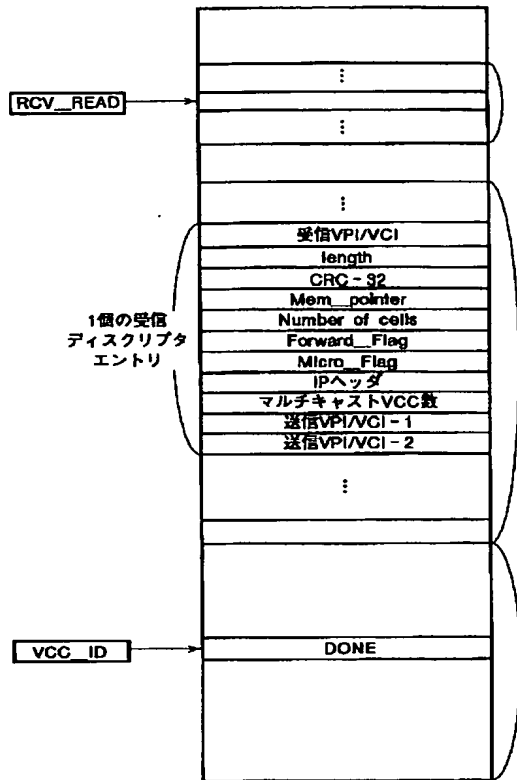
【図 30】

[illegible]

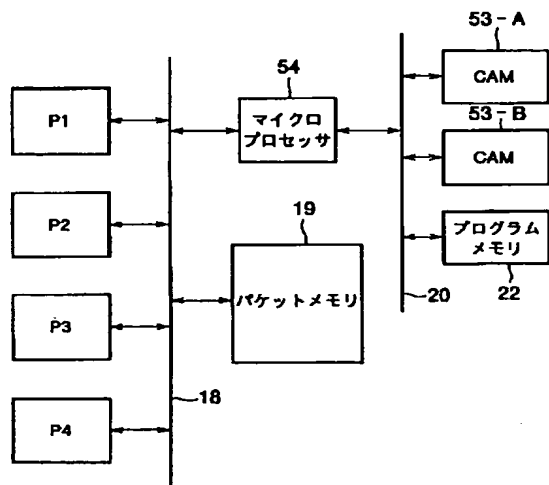
【図17】



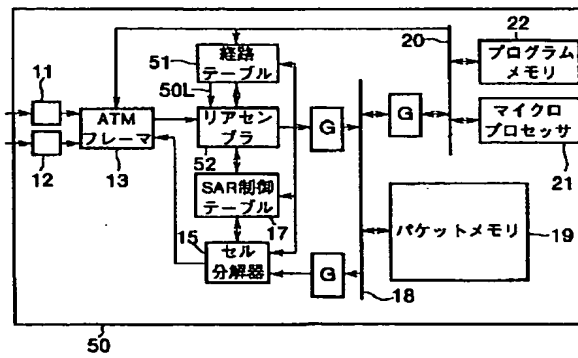
【図 2 4】



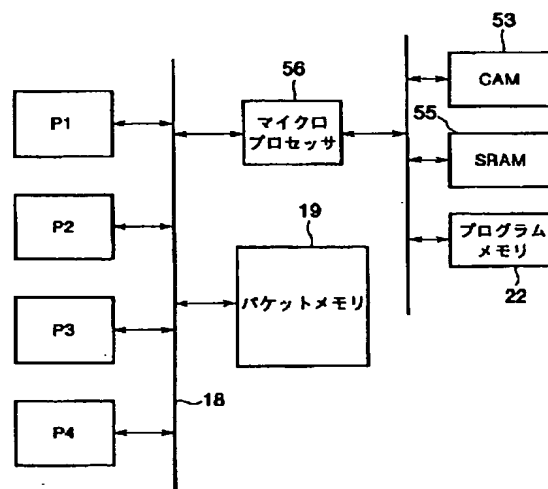
【図 2 8】



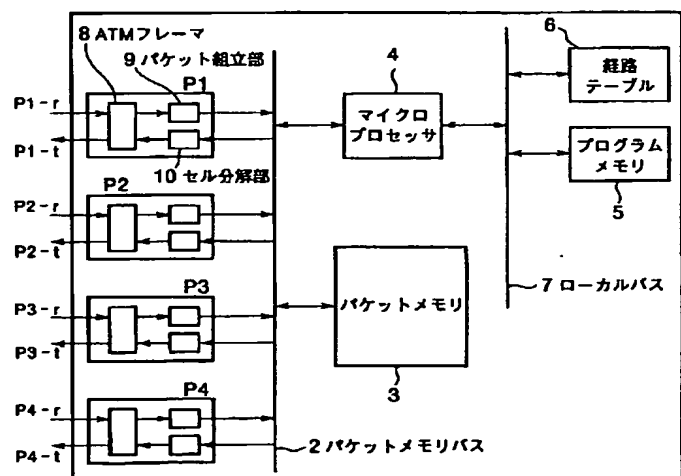
【図 2 5】



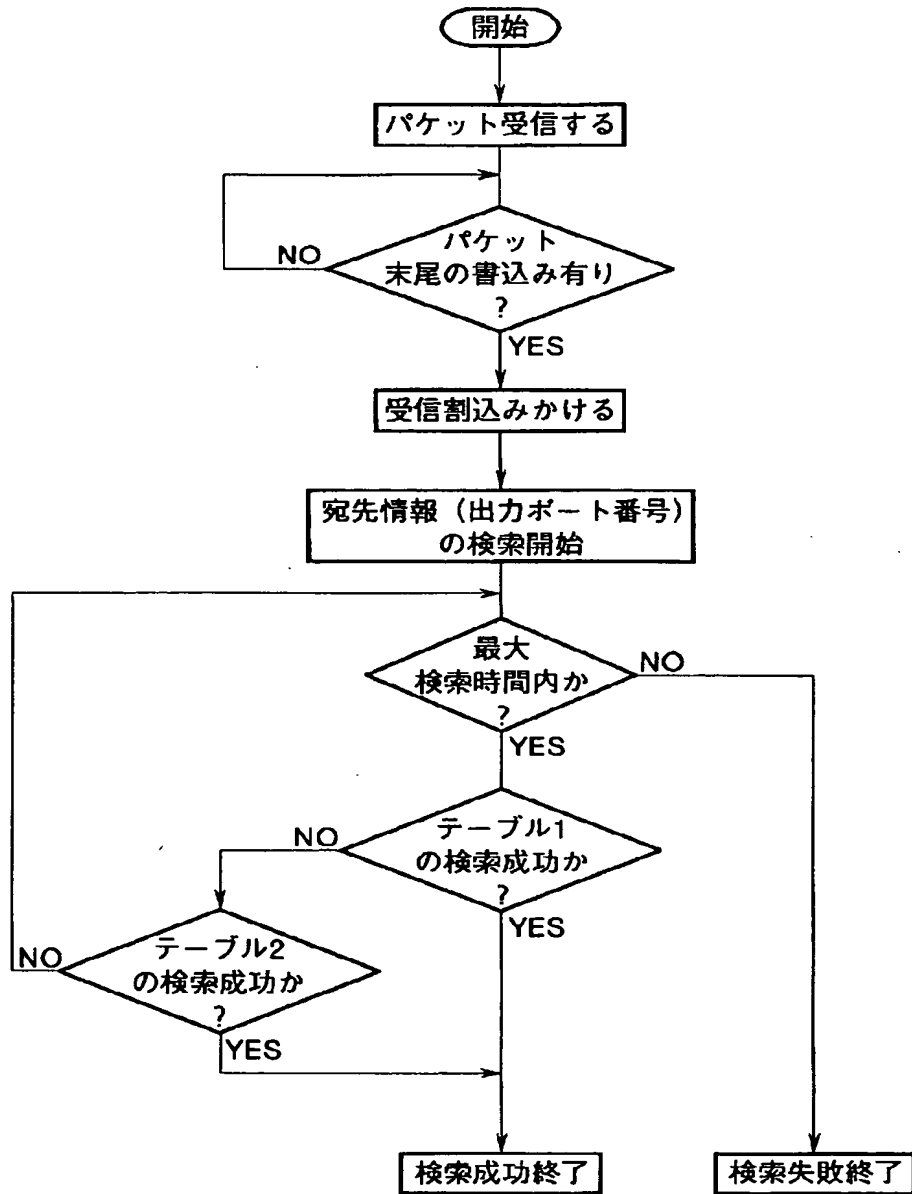
【図 3 1】



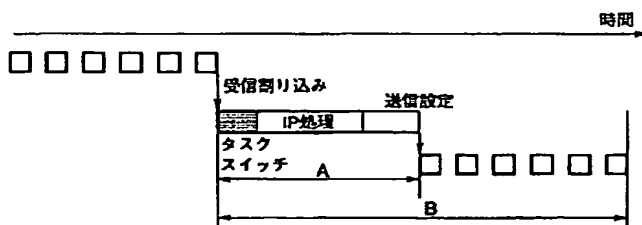
【図 3 2】



【図 2 9】



【図 3 3】



フロントページの続き

(72)発明者 後藤 達吉

東京都府中市東芝町 1 番地 株式会社東芝
府中工場内